

ELEKTRONSKI SESTAVI

Laboratorijske vaje

```
parameter WIDTH = 8; // output data width
parameter COUNT_BITS = 11; // no. of bits in counter
parameter INT_BITS = 3*COUNT_BITS; // no. of bits in the integrator & differenciator

input clk; // adc clock signal input
input rst; // reset signal input
input adc_bitstream_input; // adc 1-bit input (out analog comparator)
output adc_bitstream_output; // adc 1-bit output (feedback to comparator)
output reg [WIDTH-1:0] data_output; // adc data signal output

reg [WIDTH-1:0] data_output1; // adc data signal output (1st order)
reg [WIDTH-1:0] data_output2; // adc data signal output (2nd order)
reg [WIDTH-1:0] data_output3; // adc data signal output (3rd order)

reg adc_bitstream_input_smpl;
always @(posedge clk)
    adc_bitstream_input_smpl <= adc_bitstream_input;

assign adc_bitstream_output = ~adc_bitstream_input_smpl;

reg [COUNT_BITS-1:0] sample_prescaler;
wire clk_smpl;
always @(posedge clk)
    if (rst)
        sample_prescaler <= 0;
    else
        sample_prescaler <= sample_prescaler + 1'b1;

assign clk_smpl = sample_prescaler[COUNT_BITS-1];
```

Gregor Donaj

Iztok Kramberger



Univerza v Mariboru

Fakulteta za elektrotehniko,
računalništvo in informatiko

ELEKTRONSKI SESTAVI

Laboratorijske vaje

Avtorja
Gregor Donaj
Iztok Kramberger

Maribor, februar 2021

Naslov <i>Title</i>	Elektronski sestavi <i>Electronic systems</i>		
Podnaslov <i>Subtitle</i>	Laboratorijske vaje <i>Laboratory Exercises</i>		
Avtorja <i>Authors</i>	Gregor Donaj (Univerza v Mariboru, Fakulteta za elektrotehniko, računalništvo in informatiko)		
	Iztok Kramberger (Univerza v Mariboru, Fakulteta za elektrotehniko, računalništvo in informatiko)		
Jezikovni pregled <i>Language editing</i>	Darinka Verdonik		
Tehnična urednika <i>Technical editors</i>	Gregor Donaj (Univerza v Mariboru, Fakulteta za elektrotehniko, računalništvo in informatiko)		
	Jan Perša (Univerza v Mariboru, Univerzitetna založba)		
Oblikovanje ovitka <i>Cover designer</i>	Gregor Donaj (Univerza v Mariboru, Fakulteta za elektrotehniko, računalništvo in informatiko)		
Grafika na ovitku <i>Cover graphics</i>	Avtorja	Grafične priloge <i>Graphic material</i>	Avtorja
Založnik <i>Published by</i>	Univerza v Mariboru Univerzitetna založba Slomškov trg 15, 2000 Maribor, Slovenija https://press.um.si , zalozba@um.si	Izdajatelj <i>Co-published by</i>	Univerza v Mariboru Fakulteta za elektrotehniko, računalništvo in informatiko Koroška cesta 46 2000 Maribor, Slovenija https://feri.um.si , feri@um.si
Izdaja <i>Edition</i>	Prva izdaja	Izdano <i>Published at</i>	Maribor, februar 2021
Vrsta publikacije <i>Publication type</i>	E-knjiga		
Dostopno na <i>Available at</i>	https://press.um.si/index.php/ump/catalog/book/538		

CIP - Kataložni zapis o publikaciji
Univerzitetna knjižnica Maribor

621.38(076)(0.034.1)

DONAJ, Gregor

Elektronski sestavi [Elektronski vir] :
laboratorijske vaje / avtorja Gregor Donaj, Izток
Kramberger. - 1. izd. - E-knjiga. - Maribor :
Univerza v Mariboru, Univerzitetna založba, 2021

Način dostopa (URL): <https://press.um.si/index.php/ump/catalog/book/538>.

ISBN 978-961-286-427-9

doi: 10.18690/978-961-286-427-9

COBISS.SI-ID 52035075



© Univerza v Mariboru, Univerzitetna založba
/ University of Maribor, University press

Tekst / Text © Donaj in Kramberger, 2021

To delo je objavljeno pod licenco Creative Commons
Priznanje avtorstva-Nekomercialno-Deljenje pod enakimi
pogoji 4.0 Mednarodna. / *This work is licensed under
the Creative Commons Attribution-NonCommercial-
ShareAlike 4.0 International License.*

<https://creativecommons.org/licenses/by-nc-sa/4.0/>.

ISBN 978-961-286-427-9 (pdf)

DOI <https://doi.org/10.18690/978-961-286-427-9>

Cena
Price Brezplačni izvod

Odgovorna oseba založnika
For publisher prof. dr. Zdravko Kačič,
rektor Univerze v Mariboru

Citiranje
Attribution Donaj, G., Kramberger I., (2021). Elektronski sestavi: laboratorijske vaje. Maribor: Univerzitetna založba.
doi: <https://doi.org/10.18690/978-961-286-427-9>

Kazalo

Uvod	1
Podatkovni pretvorniki	7
Digitalni filtri	21
Neposredna digitalna sinteza	35
Digitalna fazno sklenjena zanka	49
Digitalne modulacijske sheme	63
Literatura	75
Ocena	77

Uvod

Laboratorijske vaje predstavljajo praktično uporabo znanj, pridobljenih na predavanjih. Pri predmetu Elektronski sestavi na predavanjih spoznate razna analogna kot tudi digitalna vezja s področij podatkovnih pretvornikov, signalnih sintetizatorjev, digitalnih filtrov in modulacij signalov. Na laboratorijskih vajah pa se bomo omejili na izbor nekaterih digitalnih vezij iz vsebine predmeta in minimalno uporabo analognih komponent. Digitalne dele vezja bomo sestavili v programirljivih logičnih vezjih FPGA.

Predpostavljeno je, da imate osnovna predznanja iz uporabe vezij FPGA. Nekatere naloge bodo izvedene tako, da bo potrebno zasnovati del digitalnega vezja in vse komponente digitalnega vezja pravilno povezati. Preostale naloge so pripravljene tako, da je celotno digitalno vezje že pripravljeno, vi pa ga morate le prenesti na vezje FPGA in povezati zunanje komponente ter merilno opremo.

Vsebina laboratorijskih vaj je usmerjena v dva cilja. Prvi je spoznavanje vsebin s predavanj v praksi ter razumevanje delovanja in medsebojne odvisnosti obravnavanih vezij. Drugi cilj je nadaljnje spoznavanje vezij FPGA in jezikov za načrtovanje strojne opreme.

V okviru laboratorijskih vaj boste spoznali lastnosti in uporabo digitalnih vezij za podatkovne pretvorbe ter za sintezo, filtriranje, modulacijo in demodulacijo signalov. Laboratorijske vaje vsebujejo 5 nalog, ki so v izvedbi sicer samostojne, vendar se razumevanje delovanja vezij, ki ga morate osvojiti pri posamezni vaji, deloma medsebojno navezuje.

Naloge so naslednje:

1. Podatkovni pretvorniki, kjer obravnavamo delta-sigma ($\Delta\Sigma$) digitalno-analogni pretvornik (angl. digital-to-analog converter – DAC) in $\Delta\Sigma$ analogno-digitalni pretvornik (angl. analog-to-digital converter – ADC). Ta pretvornika uporabljamo za pretvorbe med analogni napetostjo in digitalno vrednostjo.
2. Digitalni filtri, kjer bomo obravnavali in opazovali delovanje digitalnega filtra s končnim impulznim odzivom (angl. finite impulse response – FIR) in digitalnega filtra z neskončnim impulznim odzivom (angl. infinite impulse response – IIR). Pri tej nalogi bomo uporabljali že spoznana pretvornika ADC in DAC za pretvorbo med analognimi in digitalnimi signali.
3. Neposredna digitalna sinteza signalov (angl. direct digital synthesis – DDS), kjer uporabljamo numerično krmiljen oscilator za tvorjenje digitalnega signala zaželenih oblik in pretvornik DAC za pretvorbo signala v analogni obliko. Tako bomo lahko preverili obnašanje izhodnega signala pri različnih nastavitvah oscilatorja.
4. Digitalne fazno sklenjene zanke (angl. digital phase-locked loop – DPLL), ki jih uporabljamo za ujemanje lastnega oscilatorja na podan vhodni signal. Spoznali in primerjali bomo več možnih implementacij teh zank. Za vhod signala v vezje bomo uporabili pretvornik ADC, za opazovanje lastnega signala iz oscilatorja pa bomo potrebovali še pretvornik DAC.
5. Modulacije in demodulacije signalov, kjer si bomo ogledali nekatere osnovne digitalne modulacije sinusnega signala, nato pa še spoznali vezja za demodulacijo signalov in rekonstrukcijo izvorne informacije, s katero je bil signal moduliran.

Pri pripravi vezja in meritev pri posameznih nalogah je poznavanje prejšnje naloge oz. vseh prejšnjih nalog koristno, vendar ni nujno potrebno. Po opravljanju meritev pri posamezni nalogi sledijo še dodatna vprašanja na koncu naloge, na katera morate odgovoriti. Pri odgovarjanju na nekatera vprašanja pa je razumevanje prejšnjih nalog deloma potrebno.

Navodila za opravljanje laboratorijskih vaj

Na laboratorijske vaje prihajajte pripravljeni, kar pomeni, da si pred začetkom vaj preberite nalogo. Pri reševanju nalog boste morali vpisovati odgovore na posamezna krajša vprašanja in vpisovati merilne rezultate v tabele ter iz podatkov v tabelah risati grafe. Spodaj imate navedenih nekaj splošnih navodil za pravilno reševanje. Pri vseh nalogah sledi še zadnji del z izračuni in dodatnimi vprašanji. Te izpolnjujete po končanem terminu laboratorijskih vaj.

Tabele

- Preden začnete zapisovati vrednosti, se prepričajte, ali vezje pravilno deluje in ali meritev opravljate pravilno.
- Bodite pozorni na enote v tabeli. Te so vpisane v prvi vrstici tabele.
- Podatke vpišite s primernim številom decimalnih mest. Zaokroževanje na premajhno število mest vnese dodatno napako, zaokroževanje na preveliko število mest pa je neprimerno, če je merska napaka bistveno večja od natančnosti vpisa vrednosti.

Grafi

- Na obeh oseh zapišite veličine in merilo. Označite več enakomerno oddaljenih točk na oseh z vrednostmi.
- Uporabite vse izmerjene vrednosti iz ustrezne tabele in za vsako vrednost narišite dobro vidno točko na grafu.
- Graf lahko rišete prostoročno ali pa z ravnilom, kadar podatki nakazujejo dovolj linearen potek. V primeru (deloma) nelinearnega poteka ne rišite lomljenke med merilnimi točkami, ampak primerno narišite potek grafa med merilnimi točkami.
- Kadar imate na eni sliki več grafov, morajo biti vsi grafi nedvoumno označeni.

Skice meritev z osciloskopom

- Opazujte signal na primernem napetostnem in časovnem merilu, da bodo jasno vidni signal in njegove lastnosti. Vedno preverite, ali opazovani signal ustreza pričakovanemu.
- Slike na osciloskopu prerišite v navodila. Alternativno jih lahko shranite na prenosni medij ter kasneje natisnete in prilepite v navodila. V obeh primerih upoštevajte spodnje točke.
- Pri prerisovanju bodite pozorni na značilnosti poteka, ki so pomembne za nalogo oz. za meritev, ki jo trenutno opravljate.
- Zraven predlog imate prostor za vpisovanje parametrov merjenja. Zapišite merilo za napetostno os oz. za obe napetostni osi, kadar opazujete dva signala. Zapišite tudi način merjenja (DC ali AC), položaj ničelne napetosti ter časovno merilo. Ne pozabite zapisati vseh enot.
- Kadar imate na eni sliki dva poteka napetosti, morata biti nedvoumno označena.

Skice meritev z osciloskopom – FFT-način

- Nastavite primerno časovno os, da boste v izračunanem spektru FFT s čim boljšo ločljivostjo videli frekvence, ki vas zanimajo.
- Opazujte signal na primernem frekvenčnem in napetostnem merilu, da bodo jasno vidni frekvenčni potek signala in njegove lastnosti. Vedno preverite, ali opazovani potek ustreza pričakovanemu.
- Slike na osciloskopu prerišite v navodila. Alternativno jih lahko shranite na prenosni medij ter kasneje natisnete in prilepite v navodila. V obeh primerih upoštevajte spodnje točke.
- Pri prerisovanju bodite pozorni na značilnosti poteka, ki so pomembne za nalogo oz. za meritev, ki jo trenutno opravljate.
- Zraven predlog imate prostor za vpisovanje parametrov merjenja: zapišite frekvenco na sredini prikaza, frekvenčno skalo, napetost na sredini prikaza (POS) in napetostno skalo z enoto (V ali dBV). Zapišite tudi časovno skalo, pri kateri je bila opravljena meritev. Ne pozabite zapisati vseh enot.

Skice meritev s spektralnim analizatorjem

- Nastavite primerno merilo za frekvenco in nivo signala, da bodo jasno vidni frekvenčni potek signala in njegove lastnosti. Vedno preverite, ali opazovani potek ustreza pričakovanemu.
- Slike na spektralnem analizatorju prerišite v navodila. Alternativno jih lahko shranite na prenosni medij ter kasneje natisnete in prilepite v navodila. V obeh primerih upoštevajte spodnje točke.
- Pri prerisovanju bodite pozorni na značilnosti poteka, ki so pomembne za nalogo oz. za meritev, ki jo trenutno opravljate.
- Zraven predlog imate prostor za vpisovanje parametrov merjenja: zapišite frekvenčne podatke, podatke o nivoju in nastavitve resolucije prikaza. Ne pozabite zapisati vseh enot.

Odgovori za vprašanja

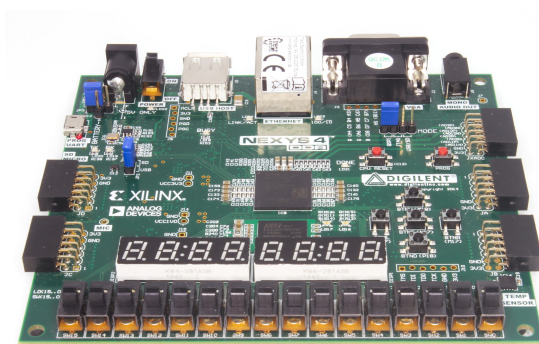
- Natančno preberite vprašanje in ustrezno odgovorite.
- Odgovore vpisujte na zanje predvideno mesto v navodilih.
- Odgovore ustrezno oštevilčite glede na vprašanja.
- V primeru, da morate pri vprašanju podati kakšne izračunane rezultate, morate pokazati celoten potek izračuna vrednosti.
- Pri odgovarjanju na vprašanja si pomagajte z opisom pojmov in postopkov, ki jih najdete v teh navodilih. Lahko si pomagata tudi z drugo literaturo in z zapiski predavanj.

Oprema za vaje

Na vajah uporabljamo osebni računalnik z nameščeno programsko opremo za razvoj vezij FPGA (Xilinx Vivado Design Suite). Za namen zasnove digitalnih vezij je pripravljen projekt za razvojno okolje, ki služi kot predloga in je na voljo med študijskimi viri.

V projektu je uporabljen jezik za načrtovanje strojne opreme Verilog. Pri nekaterih vajah je potrebno projekt dopolniti glede na navodila. Pri drugih vajah bo že pripravljena slika vgrajene strojne opreme (hardware image), ki jo nato samo še prenesete na razvojno ploščo.

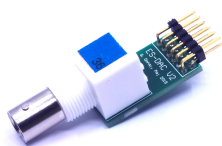
Pri vajah bomo uporabljali razvojno ploščo Digilent Nexys 4DDR (slika 1). Ta je opremljena s stikali in tipkami, s katerimi lahko nastavljamo delovanje vezja. Dodatno imamo na plošči še prikazovalnik, s katerim lahko prikazujemo številske podatke. Pomen stikal in podatka na prikazovalniku bo pojasnjen pri posamezni vaji.



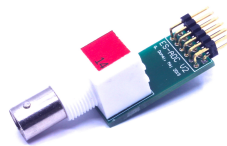
Slika 1: Razvojna plošča za vezja FPGA Digilent Nexys 4DDR

Za delovanje pretvornikov $\Delta\Sigma$ DAC in $\Delta\Sigma$ ADC potrebujemo še zunanje komponente. To so analogna vezja, ki bodo služila pretvorbi. Prvo vezje je zunanji modul DAC (slika 2a), ki je nizkoprepustni filter in filtrira digitalni signal iz razvojne plošče, filtrirani signal pa lahko opazujemo preko priključka BNC.

Drugo vezje je zunanji modul ADC (slika 2b), ki ga sestavljata dva nizkoprepustna filtra, ki filtrirata vhodno napetost iz priključka BNC in signal iz digitalnega vezja. Obe vezji sta namenjeni neposredni priključitvi na razvojno ploščo na predvidene priključke.



(a)

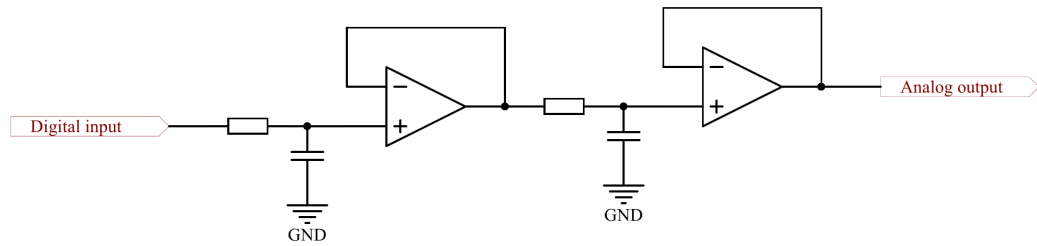


(b)

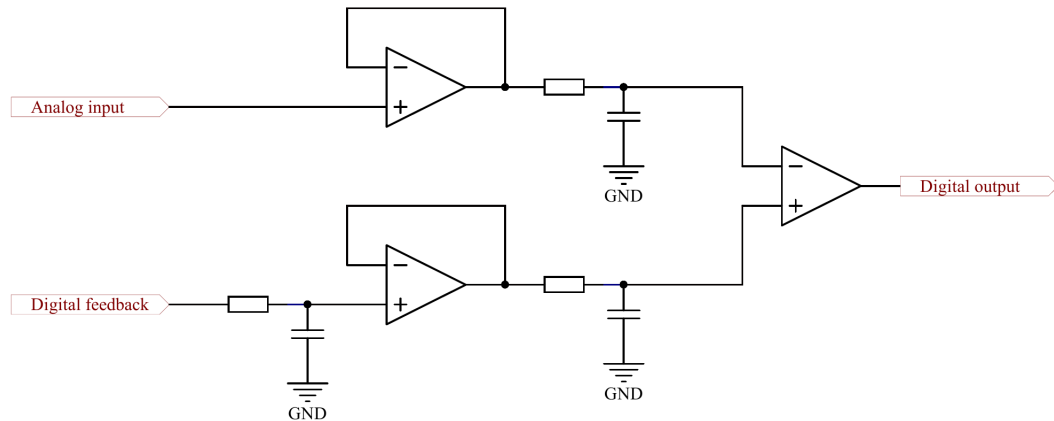
Slika 2: Zunanja modula (a) DAC in (b) ADC

Shema zunanjega modula za pretvornik DAC je prikazana na sliki 3. Na njej vidimo, da je modul nizkoprepustni filter 2. reda. Operacijski ojačevalnik služi kot impedančni pretvornik in poskrbi za pravilno delovanje filtra (ustrezno frekvenčno karakteristiko).

Shema zunanjega modula ADC je prikazana na sliki 4. Vidimo, da sta tako vhodni analogni signal kot tudi vhodni signal iz digitalnega vezja speljana na nizkoprepustni filter 1. reda. Nato uporabimo primerjalnik za primerjanje obeh filtriranih napetosti. Rezultat primerjave pa peljemo ponovno na digitalno vezje.



Slika 3: Električna shema zunanjega modula DAC



Slika 4: Električna shema zunanjega modula ADC

Tretji zunanji modul, ki ga bomo uporabljali pri vajah, je preprost adapter (vmesnik) med priključki na razvojni ploščici in priključki tipa BNC. V splošnem ga lahko uporabljamo za opazovanje 1-bitnega digitalnega signala na osciloskopu. V vajah pa ga bomo večinoma uporabljali za posredovanje signala zunanjemu prožitelju osciloskopa.

Dodatno k tej opremi je za izvajanje vaj potrebna še ostala laboratorijska oprema: napajalnik, funkcijski generator, osciloskop, voltmeter in spektralni analizator.

Naloga 1: Podatkovni pretvorniki

Navodilo naloge: V vezju FPGA implementirajte delta-sigma digitalno-analogni pretvornik ($\Delta\Sigma$ DAC) in delta-sigma analogno-digitalni pretvornik ($\Delta\Sigma$ ADC). Preverite pravilno delovanje obeh pretvornikov, izmerite karakteristiki pretvornikov in druge lastnosti.

Uvod

Naloga pretvornikov ADC in DAC je pretvorba med analognimi (napetostnimi) signali in digitalnimi signali. V tej nalogi bomo obravnavali pretvornike $\Delta\Sigma$, pri katerih bomo ločili digitalni in analogni del vezja. Pretvorniki so zasnovani tako, da za njihovo delovanje potrebujemo čim manjše število analognih komponent.

Digitalni del pretvornika DAC deluje tako, da prejme večbitno vhodno digitalno vrednost in na svojem izhodu tvori zaporedje bitov. Bitna hitrost tega zaporedja je določena z uro, ki poganja pretvornik. V zaporedju bitov mora biti delež enic premo sorazmeren vhodni vrednosti. Takšno zaporedje bo periodično, najdaljša možna perioda pa bo enaka številu različnih možnih vrednosti vhodnega podatka.

Vsak posamezen bit se nato pretvori v napetost z dvema nivojema na izhodnem pinu vezja FPGA, kar predstavlja 1-bitni pretvornik DAC. To napetost nato peljemo skozi nizkoprepustni filter. Če je mejna frekvenca filtra dovolj nizka v primerjavi z bitno hitrostjo pretvornika, dobimo na izhodu filtra enosmerno napetost, ki ustreza povprečni napetosti na vhodu filtra, ki je premo sorazmerna vhodnemu digitalnemu podatku.

V tej enosmerni napetosti bomo še zasledili valovitost, ki je posledica menjavanja bitov na vhodu filtra. Da bo ta valovitost čim manjša, morajo biti ničle in enice enakomerno razpršene čez periodo zaporedja bitov. Da lahko to dosežemo, uporabimo v digitalnem vezju postopek modulacije $\Delta\Sigma$. Valovitost je tudi odvisna od bitne hitrosti in mejne frekvence filtra ter od vhodnega podatka. Mejna frekvenca filtra pa vpliva tudi na frekvenčni obseg signalov, ki jih lahko tvorimo, in na preklopne čase pretvornika.

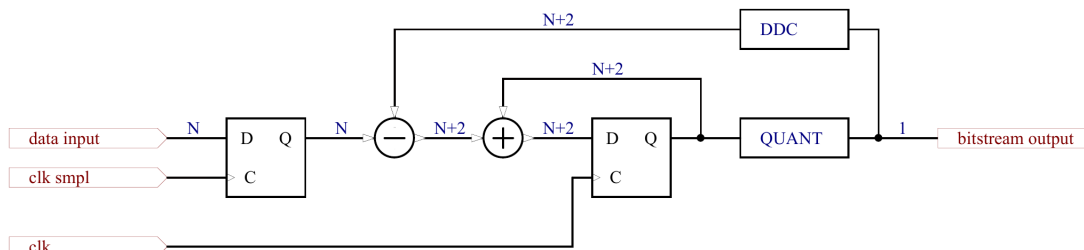
Analogni del pretvornika ADC vsebuje dva nizkoprepustna filtra. Prvi filter uporabimo na vhodnem analognem signalu, da iz njega odstranimo visokofrekvenčne komponente signala, ki jih ne moremo vzorčiti. Drugi filter uporabimo za digitalno-analogno pretvorbo zaporedja bitov iz digitalnega vezja. Delež enic v tem zaporedju določa analogno napetost na izhodu drugega filtra. Napetosti na izhodih obeh filtrov priključimo na vhoda primerjalnika, izhod primerjalnika pa priključimo na vhod digitalnega vezja.

V digitalnem delu vezja spremljamo izhod primerjalnika in ustrezno tvorimo zaporedje bitov. Tvoriti želimo takšno zaporedje bitov, da bo napetost, ki nastane iz njega (imenujmo jo povratna napetost), sledila filtrirani vhodni (neznani) napetosti. Ko nam izhod primerjalnika pove, da je vhodna napetost višja od povratne napetosti, moramo v zaporedju bitov tvoriti enico, da se bo povratna napetost zvišala. V nasprotnem primeru pa tvorimo ničlo, da se bo povratna napetost znižala. Izhodne bite tvorimo s hitrostjo ure, ki poganja pretvornik.

Tako kot pri pretvorniku DAC je povratna napetost premo sorazmerna deležu enic v zaporedju bitov. Digitalni izhodni podatek pa dobimo tako, da med tvorjenjem zaporedja štejemo število enic v primernem časovnem intervalu, saj povratna napetost sledi vhodni (neznani) napetosti.

Priprava vezja

Zasnova digitalnega dela vezja za pretvornik $\Delta\Sigma$ DAC, ki bo tvorilo ustrezno zaporedje bitov, je prikazana na sliki 5. Vhodni podatek s širino n bitov s prvim registrom vzorčimo z uro vzorčenja clk_smp1 . Nato z vezjem izračunamo delta vsoto (oz. razliko) in sigma vsoto, ki jo shranimo v naslednjem registru. Ta korak ponavljamo ob vsakem ciklu glavne ure clk . Blok QUANT opravi 1-bitno kvantizacijo vrednosti iz drugega registra. Najbolj utežen bit te vrednosti je izhodni podatek kvantizacije. Blok DDC pa je digitalno-digitalni pretvornik, ki izhodni 1-bitni podatek pretvori v $(n + 2)$ -bitni podatek. Pri tem pretvori enico v število 2^n in ničlo v število 0.



Slika 5: Zasnova modulatorja $\Delta\Sigma$ v digitalnem delu pretvornika DAC

V tem vezju vidimo tudi, da lahko spremenimo vrstni red računskih operacij in ohranimo rezultat. Zato ponekod, kjer govorimo o tej vrsti pretvornika oz. modulacije, namesto izraza delta-sigma zasledimo tudi izraz sigma-delta ($\Sigma\Delta$).

Za implementacijo digitalnega dela pretvornika $\Delta\Sigma$ DAC uporabimo izvorno kodo 1. Koda za modul ni popolna in jo je potrebno dopolniti. Dopolnimo deklaracije vseh notranjih signalov ter obnašanje notranjih signalov in izhodnega signala. V pripravljeni kodi sta že definirana vmesnik modula in parameter za preprosto spreminjanje širine digitalnega podatka. Kodo dopolnite glede na shemo (slika 5) in opis delovanja vezja.

V kodi vedno uporabljajte parameter namesto konstantne vrednosti. V nekaterih kasnejših vajah bomo uporabljali drugačno širino vhodnega podatka – drugačno ločljivost pretvornika. Uporaba parametra nam omogoča, da to dosežemo brez posega v kodo pretvornika.

```

module DS_DAC (
    clk,
    rst,
    clk_smp1,
    data_input,
    bitstream_output
);

parameter WIDTH = 8; // input data width

input clk; // main dac clock signal input
input rst; // reset signal input
input clk_smp1; // dac sampling clock signal input
input [WIDTH-1:0] data_input; // data bus signal input
output bitstream_output; // dac output bitstream signal

// TODO: internal signals and registers
// TODO: internal and output behavior

endmodule

```

Izvorna koda 1: Osnutek modula za implementacijo pretvornika DAC

V glavnem modulu vezja je že pripravljena vključitev modula v vezje. Pripravljena je tudi vsa funkcionalnost, ki jo nastavljamo s stikali, pomen stikal pa je prikazan v tabeli 1. Levi del prikazovalnika je pojasnjen v tabeli. Desni del prikazovalnika pa vedno prikazuje številčno vrednost na stikalih 7 do 0, ki jo uporabljamo kot vhodni podatek v pretvornik DAC.

Tabela 1: Pomen stikal v vezju za podatkovne pretvornike

Stikala	Pomen	Pojasnilo
15–13	Izbira hitrosti glavne ure	000 → 100 kHz 001 → 200 kHz 010 → 500 kHz 011 → 1 MHz 100 → 2 MHz 101 → 5 MHz 110 → 10 MHz 111 → 100 MHz
12	Izbira prikaza za levo stran prikazovalnika	0 → Izhod ADC 1 → Glavna ura (MHz)
7–0	Digitalna vrednost za DAC	-

Za opravljanje vaje priključite zunanji modul ADC na priključek JD, zunanji modul DAC na priključek JA in zunanji adapter za proženje na priključek JB.

Beležke:

Meritve in rezultati

Izmerite enosmerno (statično) prenosno karakteristiko pretvornika $\Delta\Sigma$ ADC in jo narišite. Na vhodu nastavlajte vhodno napetost od 0 do 3,3 V v korakih po 0,3 V in odčitajte digitalno vrednost na prikazovalniku. Glede na ugotovljene meritve po potrebi dodajte še druge merilne točke, kjer bodo koraki spremembe vhodne napetosti manjši.

Tabela 2: Meritev enosmerne prenosne karakteristike pretvornika $\Delta\Sigma$ ADC

U_{vh} [V]	Izhod	U_{vh} [V]	Izhod

Kakšno je uporabno območje pretvornika glede na izmerjeno karakteristiko?

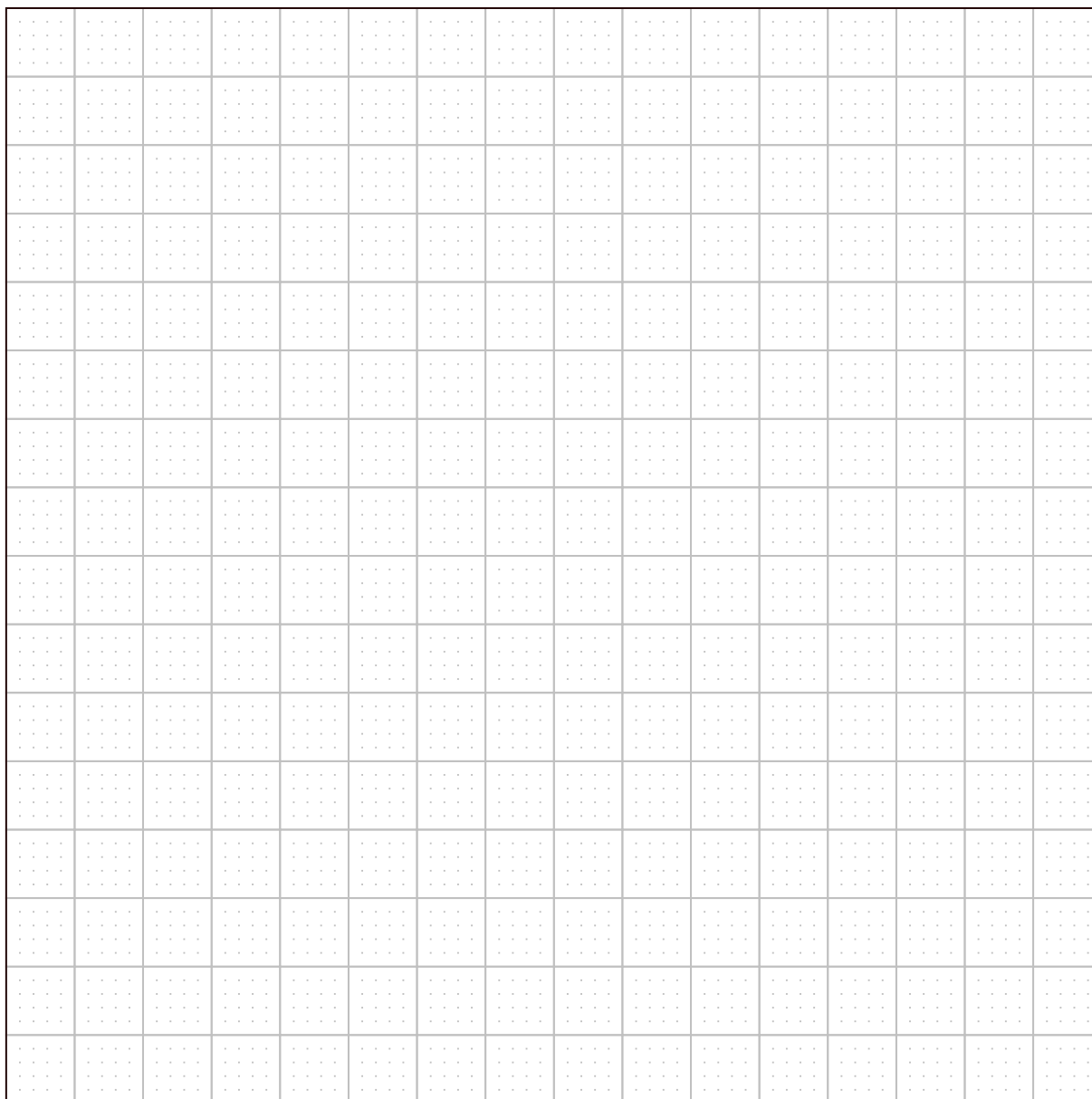
Odgovor: _____ [1]

Koliko je faktor pretvorbe, ki ga dobimo iz izmerjene karakteristike? (pokažite izračun)

Odgovor: _____ [2]

V kateri merilni točki vidimo največje odstopanje od poteka idealne karakteristike?

Odgovor: _____ [3]

Slika 6: Enosmerna prenosna karakteristika pretvornika $\Delta\Sigma$ ADC

Izmerite enosmerno (statično) prenosno karakteristiko pretvornika $\Delta\Sigma$ DAC in jo narišite. Nastavite enakomerno oddaljene vhodne podatke od 0 do 255 na vhodu pretvornika in merite izhodno napetost. Glede na ugotovljene meritve po potrebi dodajte še druge merilne točke, kjer bodo koraki spremembe vhodnega podatka bistveno manjši. Za delovanje pretvornika izberite glavno uro s frekvenco 100 MHz.

Tabela 3: Meritev enosmerne prenosne karakteristike pretvornika $\Delta\Sigma$ DAC

Vhod	U_{izh} [V]	Vhod	U_{izh} [V]

Kakšno je uporabno območje pretvornika glede na izmerjeno karakteristiko?

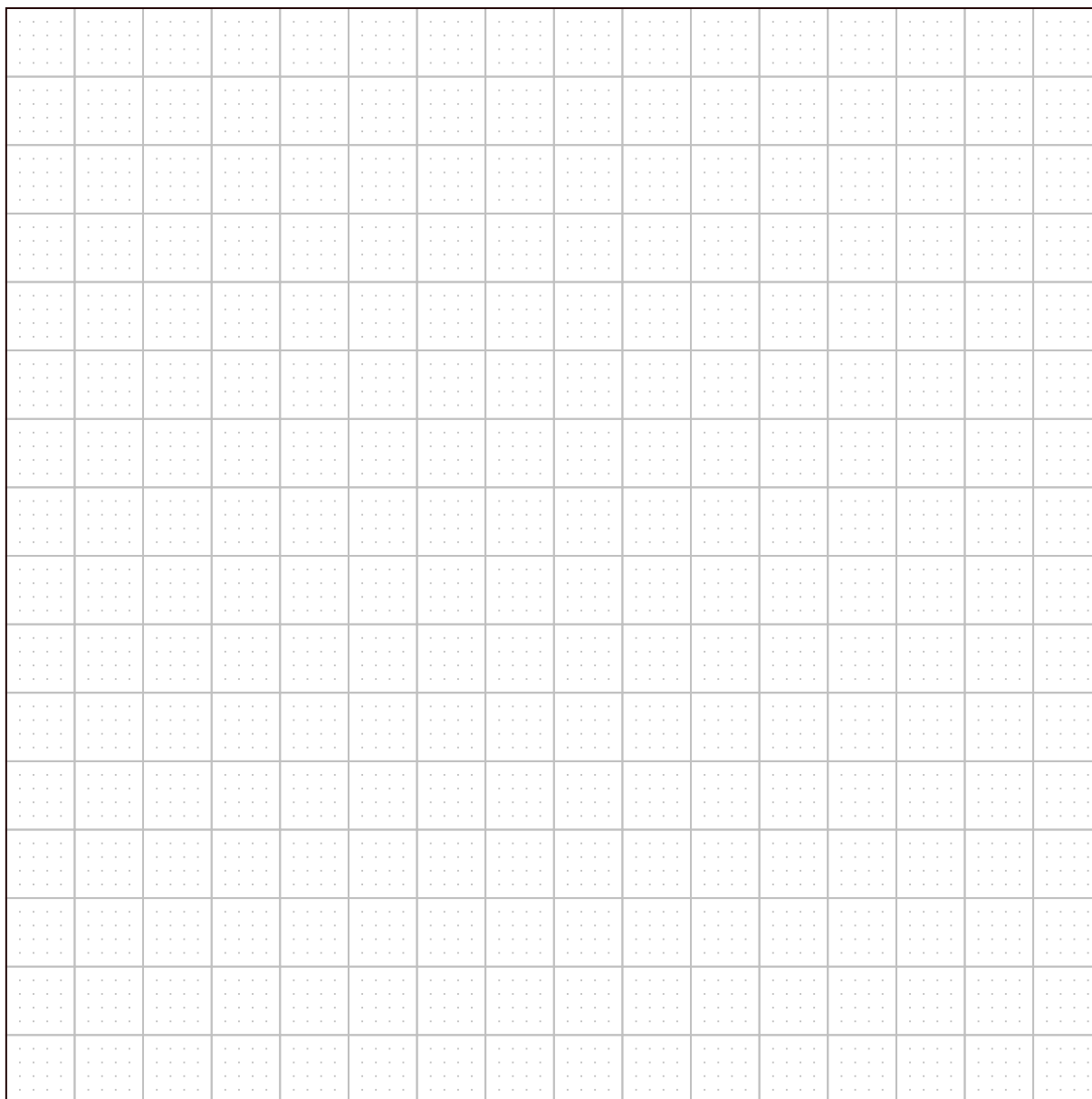
Odgovor: _____ [4]

Koliko je faktor pretvorbe, ki ga dobimo iz izmerjene karakteristike? (pokažite izračun)

Odgovor: _____ [5]

V kateri merilni točki vidimo največje odstopanje od poteka idealne karakteristike?

Odgovor: _____ [6]

Slika 7: Enosmerna prenosna karakteristika pretvornika $\Delta\Sigma$ DAC

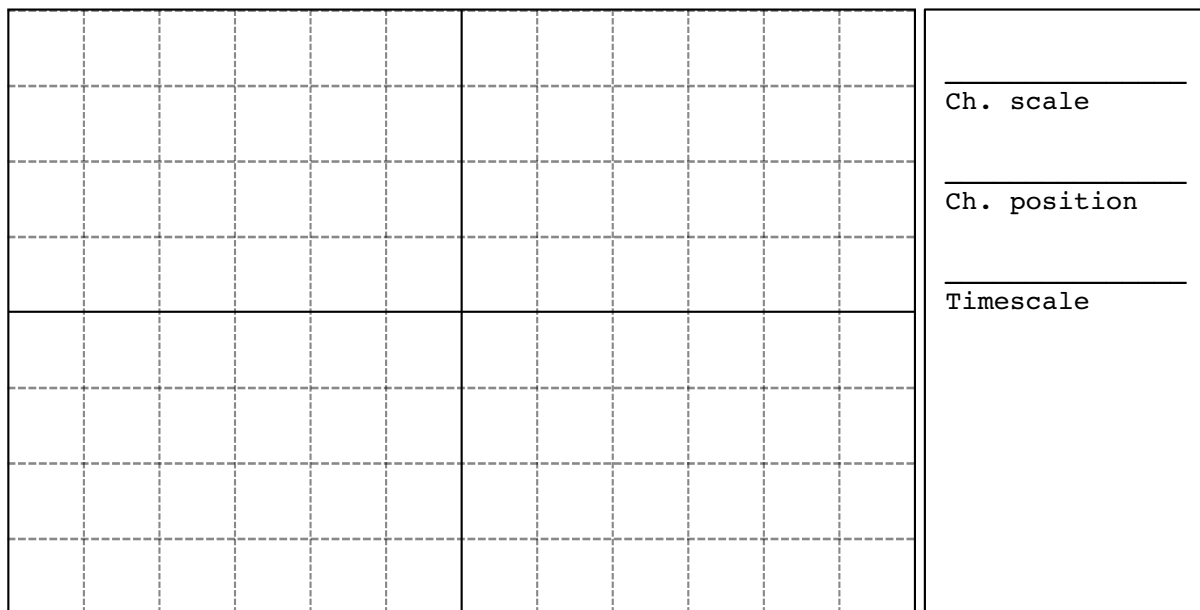
Opazujte potek izhodne napetosti pretvornika DAC pri preklopih vhodne vrednosti. Izmerite preklonke čase pri preklopih, navedenih v tabeli 4. Vsi zahtevani preklopi so takšni, da se spremeni le eno stikalo. Za delovanje pretvornika izberite uro s frekvenco 100 MHz.

Uporabite dodaten izhod za prožitelj za prepoznavanje trenutka preklopa vhodne vrednosti. Izmerite preklonke čase¹ (čas zakasnitve in čas naraščanja oz. padanja) pri preklopu navzgor in pri preklopu navzdol.

Skicirajte še potek signala pri preklopu z vrednosti 64 na 192. Na skici označite tudi trenutek preklopa vhodne vrednosti.

Tabela 4: Meritev preklonkih časov pretvornika $\Delta\Sigma$ DAC

Vrednosti	Naraščanje		Padanje	
	t_d [μs]	t_r [μs]	t_d [μs]	t_f [μs]
0 \leftrightarrow 16				
0 \leftrightarrow 32				
0 \leftrightarrow 64				
0 \leftrightarrow 128				
239 \leftrightarrow 255				
223 \leftrightarrow 255				
191 \leftrightarrow 255				
127 \leftrightarrow 255				
64 \leftrightarrow 192				



Slika 8: Potek izhodne napetosti pri preklopu s 64 na 192

¹V tabeli so oznake: t_d čas zakasnitve ($d = \text{delay}$); t_r čas naraščanja ($r = \text{rise}$); t_f čas padanja ($f = \text{fall}$).

Opazujte bitno zaporedje iz digitalnega dela pretvornika DAC (vhod v analogni zunanji filter). Za lažje merjenje nastavite uro delovanja pretvornika na 1 MHz. Koliko znaša v tem primeru bitna hitrost oz. dolžina trajanja bita na izhodu digitalnega vezja?

Odgovor: _____ [7]

Primerjajte zaporedje bitov pri najmanjšem (0) in največjem možnem digitalnem podatku (255). Kaj opazite?

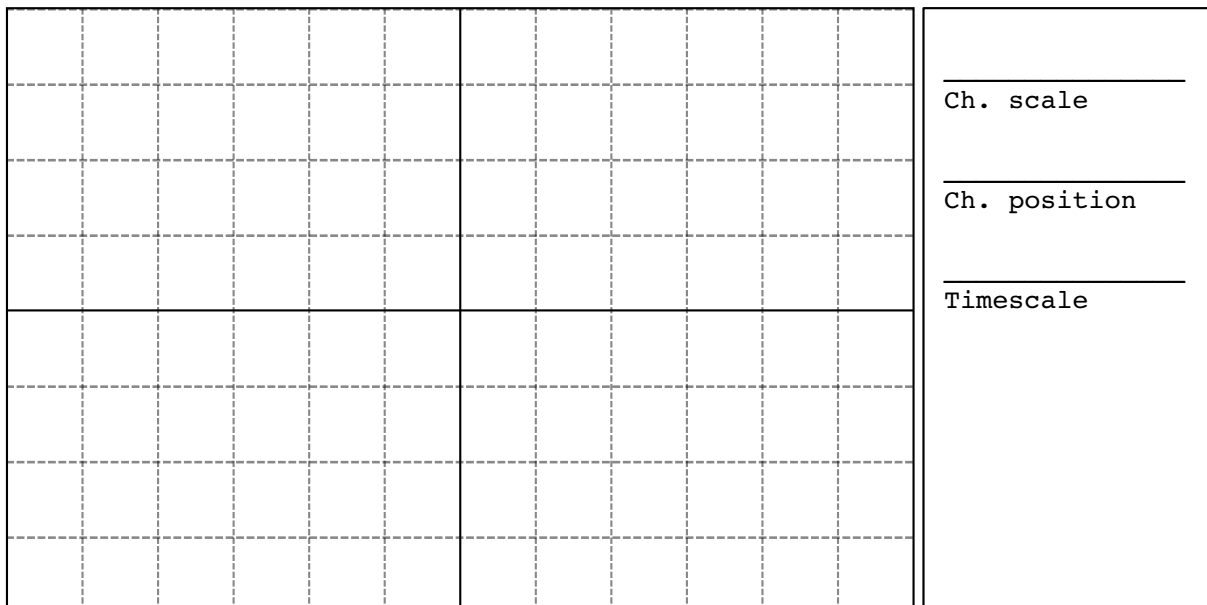
Odgovor: _____ [8]

Opazujte zaporedje izhodnih bitov pri različnih vhodnih vrednostih. Zapišite zaporedja bitov in navedite dolžino periode ponavljanja bitov.

Tabela 5: Zaporedja bitov pretvornika DAC

Vhod	Dolžina periode	Zaporedje bitov v eni periodi
16		
32		
64		
128		
144		
160		

Skicirajte potek bitnega signala pri vhodni vrednosti 160 tako, da bo viden periodični potek signala.



Slika 9: Zaporedje bitov pretvornika DAC pri vhodni vrednosti 160

Na vhod pretvornika ADC priključite takšno napetost, da bo pretvorjena digitalna vrednost enkrat 64 in drugič 160. V obeh primerih opazujte potek izhodne napetosti primerjalnika na zunanjem modulu (vhod v digitalno vezje) in digitalnega povratnega signala (izhod iz digitalnega vezja).

Koliko sta nastavljeni vhodni napetosti?

Odgovor: _____ [9]

Koliko je perioda signalov, ki jih opazujete?

Odgovor: _____ [10]

Koliko je zakasnitev med obema opazovanima signaloma?

Odgovor: _____ [11]

Opazujte šum filtra pretvornika DAC pri vhodnih vrednostih 16, 32, 64 in 128 ter frekvencah delovanja 100 kHz, 200 kHz, 500 kHz, 1 MHz, 2 MHz, 5 MHz in 10 MHz. Izmerite šum kot amplitudo napetosti (od vrha do vrha). Pri tem bodite pozorni, da merite le šum oz. valovitost, ki nastane zaradi menjave bitov na vhodu filtra.

Kakšna je oblika šuma filtra pri frekvenci 1 MHz in vhodni vrednosti 128?

Odgovor: _____ [12]

Kakšna je oblika šuma filtra pri frekvenci 100 kHz in vhodni vrednosti 128?

Odgovor: _____ [13]

Tabela 6: Meritev šuma filtra (amplituda) pretvornika DAC

f [MHz]	U_n [mV _{pp}] (Vhod = 16)	U_n [mV _{pp}] (Vhod = 32)	U_n [mV _{pp}] (Vhod = 64)	U_n [mV _{pp}] (Vhod = 128)
0,1				
0,2				
0,5				
1				
2				
5				
10				

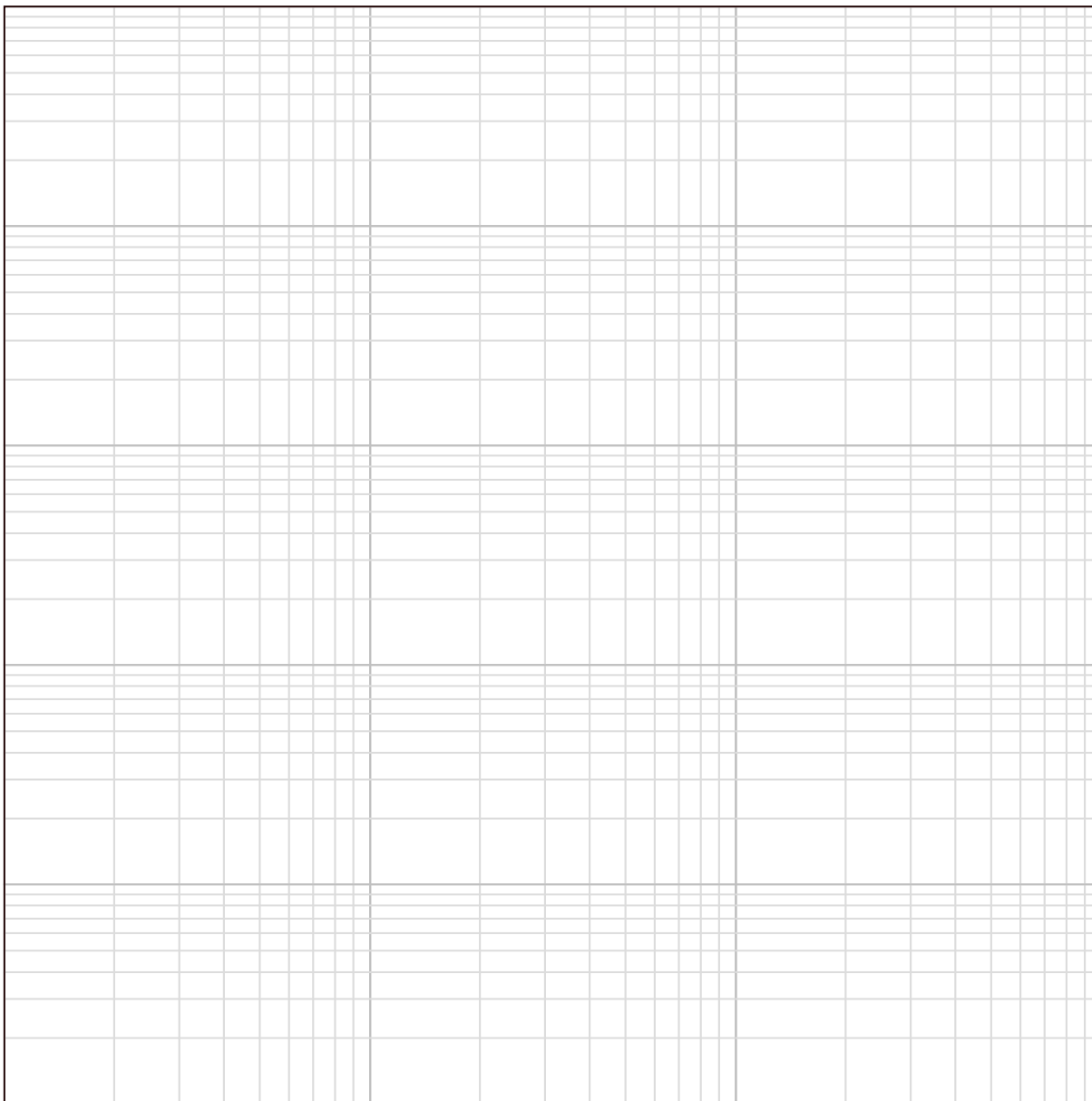
Narišite potek velikosti šuma za vse vhodne vrednosti (po en graf za vsako vhodno vrednost). Potek nato ekstrapolirajte do frekvence 100 MHz.

Koliko je vrednost šuma, ki jo dobite iz ekstrapolacije, za vrednost 16 pri frekvenci delovanja 100 MHz?

Odgovor: _____ [14]

Koliko je vrednost šuma, ki ji dobite iz ekstrapolacije, za vrednost 128 pri frekvenci delovanja 100 MHz?

Odgovor: _____ [15]



Slika 10: Frekvenčni potek šuma filtra pretvornika DAC

Izračuni in dodatna vprašanja

1. Izračunajte idealni faktor pretvorbe za oba pretvornika, če predpostavimo, da je referenčna napetost 3,3 V in sta pretvornika 8-bitna. Izračunajte integralno nelinearnost za oba pretvornika. Pokažite vse postopke izračuna.
2. Komentirajte izmerjene čase zakasnitve, naraščanja in padanja, kadar spreminjamo digitalni signal v vezju. Pojasnite, kako lastnosti analognih komponent vplivajo na te čase.
3. Pojasnite obliko šumnih signalov, ki nastanejo zaradi menjavanja bitov pri različnih frekvencah. Pojasnite potek grafa amplitude šumnih signalov. Koliko je velikost šuma pri frekvenci delovanja 100 MHz in podatku 128, ki jo dobite z ekstrapolacijo. Predpostavite, da ima zunanji filter mejno frekvenco 100 kHz in strmino 40 dB na dekada v zapornem pasu. Z izračunom ocenite velikost šuma pri frekvenci delovanja 100 MHz in podatku 128. Primerjajte izračunano vrednost z oceno iz ekstrapolacije.

Odgovori:

Odgovori:

Naloga 2: Digitalni filtri

Navodilo naloge: Implementirajte digitalni filter s končnim impulznim odzivom (FIR) in digitalni filter z neskončnim impulznim odzivom (IIR). Za oba filtra imate že podane koeficiente. Sestavite skupni sistem s pretvornikom ADC, z obema filtroma in s pretvornikom DAC. Primerjajte prenos signala skozi sistem brez filtra in s posameznim filtrom. Izmerite amplitudno in fazno karakteristiko ter impulzni odziv obeh filtrov.

Uvod

V elektroniki uporabljamo filtre za dušenje oz. ojačanje signalov različnih frekvenc. Glede na njihove frekvenčne karakteristike razlikujemo nizkoprepustne, visokoprepustne, pasovnoprepustne in pasovnozaporne filtre.

V tej nalogi bomo spoznavali digitalne filtre. To so takšni filtri, ki delujejo na digitalnih (amplitudno in časovno diskretnih) signalih. Signali so amplitudno diskretni, saj imamo v digitalnem sistemu na voljo omejeno število bitov za predstavitev signalov. Signali so tudi časovno diskretni, saj uporabljamo postopek vzorčenja, kjer se vrednost signala spreminja le s periodami ure vzorčenja, ki ima neko konstantno frekvenco.

Digitalni filtri delujejo tako, da ob vsaki periodi ure vzorčenja tvorijo novo izhodno vrednost signala glede na predpisan matematični izraz za izbrani filter in določene vrednosti koeficientov v izrazu.

Poznamo dve osnovni vrsti digitalnih filtrov. Prvi je filter s končnim impulznim odzivom (angl. Finite Impulse Response Filter – filter FIR). Pri tem filtru je izhodni signal odvisen od trenutnega vhodnega signala in končno dolge zgodovine vhodnega signala. Izhodna vrednost je linearna kombinacija teh vrednosti. Takšen filter opišemo z enačbo

$$y[t] = \sum_{i=0}^N (b_i \cdot x[t - i]), \quad (1)$$

kjer je x vhodni signal, y izhodni signal, N red filtra, b_i pa i -ti koeficient filtra. Ker obravnavamo časovno diskretne signale, je čas t pri signalih naveden v oglatih oklepajih.

Drugi filter, ki ga bomo obravnavali, je filter z neskončnim impulznim odzivom (angl. Infinite Impulse Response Filter – filter IIR). Pri tem filtru je izhodni signal odvisen od trenutnega vhodnega signala, končno dolge zgodovine vhodnega signala in končno dolge zgodovine izhodnega signala. Izhodna vrednost je linearna kombinacija teh vrednosti. Takšen filter opišemo z enačbo

$$y[t] = \sum_{i=0}^N (b_i \cdot x[t - i]) - \sum_{i=1}^N (a_i \cdot y[t - i]), \quad (2)$$

kjer je x vhodni signal, y izhodni signal, N red filtra, b_i ter a_i pa so koeficienti filtra. Opazimo lahko, da če postavimo vse koeficiente a na vrednost 0, dobimo filter FIR.

Obstaja več metod za načrtovanje digitalnih filtrov (določanje koeficientov filtrov), s katerimi dosežemo zaželeno karakteristiko filtra. V tej nalogi bomo obravnavali le meritve delovanja filtrov, koeficienti pa bodo pri implementaciji že podani.

Priprava vezja

V vezju bomo imeli filtre implementirane tako, da se bo izhodna vrednost računala v korakih in prenesla na izhodni signal filtra šele ob naslednjem ciklu ure vzorčenja. Zato bo takšen filter imel zakasnitev signala za eno periodo ure vzorčenja.

Za implementacijo filtra FIR uporabimo osnutek kode na sliki 2. V modulu moramo dopolniti klicanje koeficientov iz podmodula, ki je že pripravljen. Ta modul je po svojem delovanju bralni pomnilnik, v katerega so zapisane vrednosti koeficientov. Dodati moramo še beleženje zgodovine vhodnih vrednosti in postopek izračuna vrednosti glede na enačbo 1.

Modul vsebuje razne pripravljene parametre. Največje število koeficientov pove, koliko koeficientov bo filter bral iz modula s koeficienti. Širina vhodnega in izhodnega signala je število bitov v signalu. Natančnost koeficientov nakazuje število bitov, s katerimi predstavimo vrednost koeficientov. Notranja natančnost pa je število bitov za notranje signale med računanjem nove vrednosti izhoda. Število bitov v števcu koeficientov je pomembno samo za notranji števec `counter_coef`, ki predstavlja števec i v enačbah 1 in 2.

Pripravljene so tudi deklaracije ostalih potrebnih registrov. Signal `vmesni` hrani vmesne vrednosti pri izračunu nove izhodne vrednosti, polje `history` pa hrani pretekle vrednosti vhodnega signala. Signal `counter_aux` lahko uporabimo kot pomožni števec pri implementaciji.

```

module Filter_FIR(
    clk,
    clk_smpl,
    data_input,
    data_output
);

    parameter num_koef = 99;           // max number of coeffs.
    parameter width_input = 10;       // width of the input signal
    parameter width_output = 10;      // width of the output signal
    parameter koef_precision = 16;    // width of coefficients
    parameter internal_precision = 25; // width of internal signals
    parameter counter_bits = 16;      // bits in the coef counter

    input  clk;
    input  clk_smpl;
    input  signed [width_input-1:0] data_input;
    output reg signed [width_output-1:0] data_output;

    reg signed [width_input-1:0] history [0:num_koef];
    reg [counter_bits-1:0] counter_coef = 0;
    reg [counter_bits-1:0] counter_aux = 0;
    reg signed [internal_precision-1:0] vmesni = 0;

    // TODO: call the coefficients from the submodule
    // TODO: sampling and history changes
    // TODO: the filtering and output buffer

endmodule

```

Izvorna koda 2: Osnutek modula za digitalni filter FIR

Postopek implementacije filtra IIR je podoben implementaciji filtra FIR. Prav tako moramo dodati klicanje podmodula s koeficienti, ki pa bo v tem primeru vračal dve vrednosti. Ob beleženju zgodovine vhodnih vrednosti moramo na podoben način dodati beleženje zgodovine izhodnih vrednosti. Pri sami implementaciji filtra pa je potrebno dodati še upoštevanje členov v drugi vsoti v enačbi 2.

Novost pri tej vaji je ta, da vrednosti v registrih tolmačimo kot predznačena števila po sistemu dvojiškega komplementa, v prejšnji nalogi pa smo uporabljali pretvornika $\Delta\Sigma$ ADC in $\Delta\Sigma$ DAC, kjer pa so vrednosti signalov predstavljala nepredznačena števila. Za pravilno delovanje filtrov moramo zato ustrezno pretvoriti izhod pretvornika ADC, da ga lahko uporabimo na vhodu filtra, in izhod filtra, da ga lahko uporabimo na vhodu pretvornika DAC.

Ustrezna pretvorba je v obeh primerih enostavna: spremenimo vrednost najbolj uteženega bita v signalu, kar je enako kot prištevanje srednje vrednosti v načinu dela z nepredznačenimi števili. Na ta način postane najmanjša nepredznačena vrednost najmanjša predznačena vrednost. Podobno se tudi ostale vrednosti ustrezno preslikajo.

V glavnem modulu sta uporabljena tudi modula $\Delta\Sigma$ ADC in $\Delta\Sigma$ DAC. Pri tej vaji bosta oba pretvornika 10-bitna. Pretvornik $\Delta\Sigma$ ADC je povezan tako na vhode filtrov FIR in IIR kot na vhod preprostega modula, ki zakasni signal za en cikel ure vzorčenja. S stikali nato izbiramo, kateri signal peljemo na podatkovni vhod pretvornika $\Delta\Sigma$ DAC. Pomen stikal je prikazan v tabeli 7.

Izbrana vrednost se prikaže tudi na desni strani prikazovalnika.

Tabela 7: Pomen stikal v vezju za digitalne filtre

Stikala	Pomen	Pojasnilo
1-0	Izbira vhoda za DAC	00 = 0 → Izhod iz ADC 01 = 1 → Zakasnitev signala 10 = 2 → Filter FIR 11 = 3 → Filter IIR

Beleške:

Meritve in rezultati

Povežite zunanje module ADC in DAC ter funkcijski generator in osciloskop. Izberite prenos signala brez zakasnitve. Na funkcijskem generatorju tvorite sinusni signal z amplitudo $2 V_{pp}$ in enosmernim odmikom 1,65 V.

Spreminjajte frekvenco vhodnega signala od 1 Hz do 4 kHz in opazujte amplitudo izhodnega signala. Kako bi opisali spreminjanje amplitude izhodnega signala glede na frekvenco?

Odgovor: _____ [16]

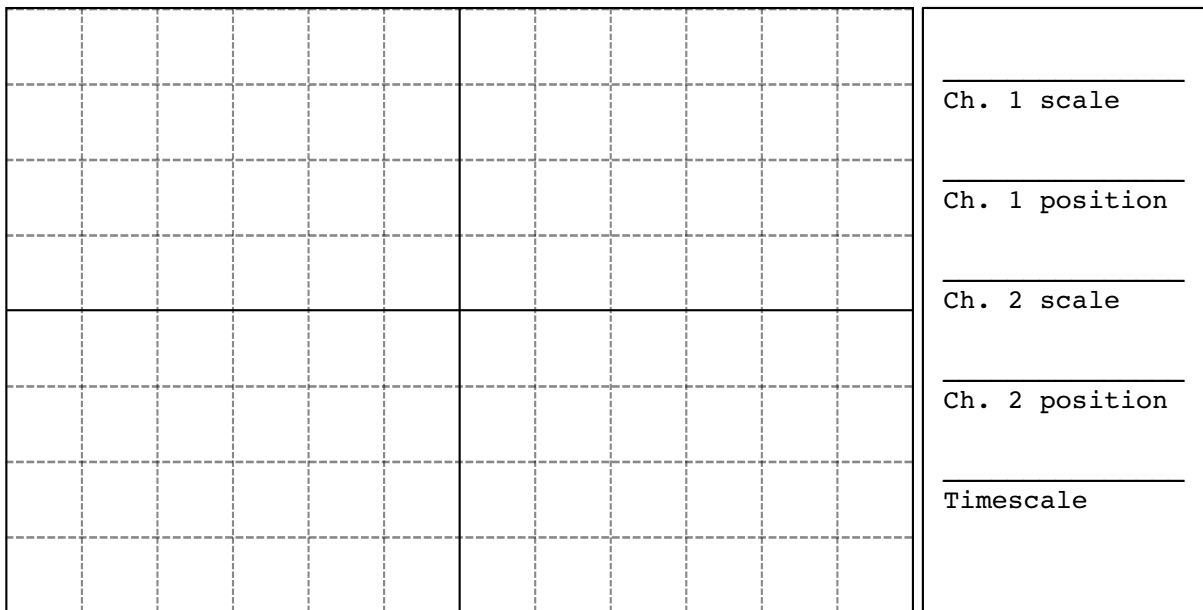
Preklopite v sistem z zakasnitvijo in ponovite prejšnjo meritev. Ali opazite kakšno razliko?

Odgovor: _____ [17]

Na funkcijskem generatorju tvorite pravokotni signal s frekvenco 100 Hz, amplitudo $2 V_{pp}$ in enosmernim odmikom 1,65 V. Koliko je čas zakasnitve, preden se izhodni signal odzove?

Odgovor: _____ [18]

Nastavite frekvenco na 101 Hz ter na osciloskopu vklopite možnost, da se na zaslonu ohranjajo poteki signala (*infinite persistence*). Bodite pozorni, da bo prožitelj osciloskopa nastavljen na vhodni signal. Skicirajte potek vhodnega in "skupnega" izhodnega signala.



Slika 11: Zakasnitev pravokotnega signala pri prenosu skozi sistem brez filtra

Spreminjajte frekvenco vhodnega signala med 1 Hz in 1 kHz ter opazujte zakasnitev signala. Kaj ugotovite?

Odgovor: _____ [19]

Preklopite v sistem, kjer uporabljate zakasnitev signalov. Kako se spremeni zakasnitev prenosa signalov?

Odgovor: _____ [20]

Običajna meritev faznega zamika filtrov poteka tako, da opazujemo vhodni in izhodni signal sinusne oblike ter izmerimo časovni zamik med signaloma Δt . Fazni zamik, izražen v stopnjah, nato izračunamo po enačbi:

$$\varphi = \frac{\Delta t}{T} \cdot 360^\circ = f \cdot \Delta t \cdot 360^\circ, \quad (3)$$

kjer je f frekvenca signala oz. T njegova perioda. Upoštevamo, da če izhodni signal prehiteva vhodnega, je fazni zamik pozitiven, če pa izhodni signal zaostaja za vhodnim, je fazni zamik negativen.

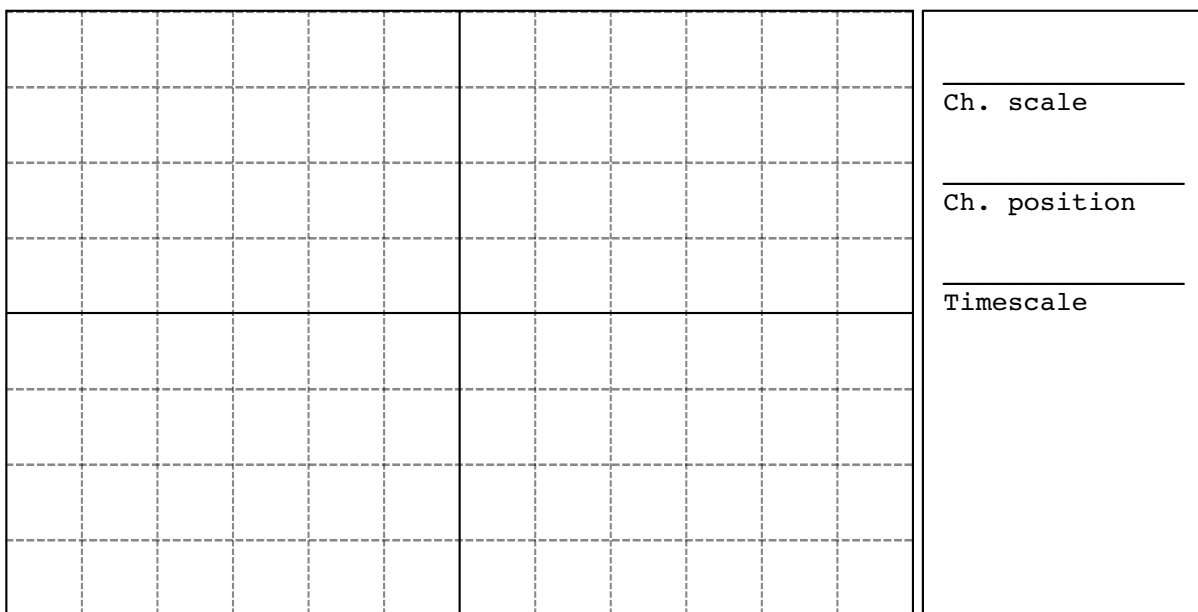
V vezju moramo še upoštevati zakasnitev, ki nastane zaradi preostalih komponent sistema (podatkovna pretvornika) in načina delovanja filtra (postopno računanje). Ustrezno se spremeni enačba. Kakšna je enačba za izračun faznega zamika za naš sistem?

Odgovor: _____ [21]

Pojasnite enačbo (oznake, konstantne vrednosti).

S funkcijskim generatorjem tvorite ustrezne signale, da boste lahko posneli impulzni odziv obeh filtrov. Ker v nalogi uporabljamo sistem, ki ima za vhod in izhod analogni signal, moramo izbrati ustrezno obliko in amplitudo signala. Oblika impulza mora biti takšna, da bo trajal en vzorec. Potreben čas izračunamo iz frekvence vzorčenja v sistemu, ki je v našem primeru 20 kHz. Vhodni impulz naj ima višino 1 V.

Opazujte potek izhodnega impulza, ko gledate sistem brez filtra (samo povezava med pretvornikom ali pa tudi z zakasnitvijo). Na spodnji sliki skicirajte potek izhodnega impulza v neidealnem primeru vzorčenja vhoda.



Slika 12: Potek zaznanega vhodnega impulza

Nastavite funkcijski generator na takšno frekvenco, da bo vzorčenje sistema ustrezalo impulzom iz generatorja. Koliko sta natančna frekvenca in delež dolžine impulza (*duty cycle*) na funkcijskem generatorju?

Odgovor: _____ [22]

Izmerite impulzni odziv obeh filtrov. Poskrbite, da bo imel zaznani vhodni impulz čim bolj idealno obliko. Koliko je največja napetost v impulznem odzivu na izhodu sistema s filtrom FIR, relativno na vrednost izhoda pred impulzom (največji odmik)?

Odgovor: _____ [23]

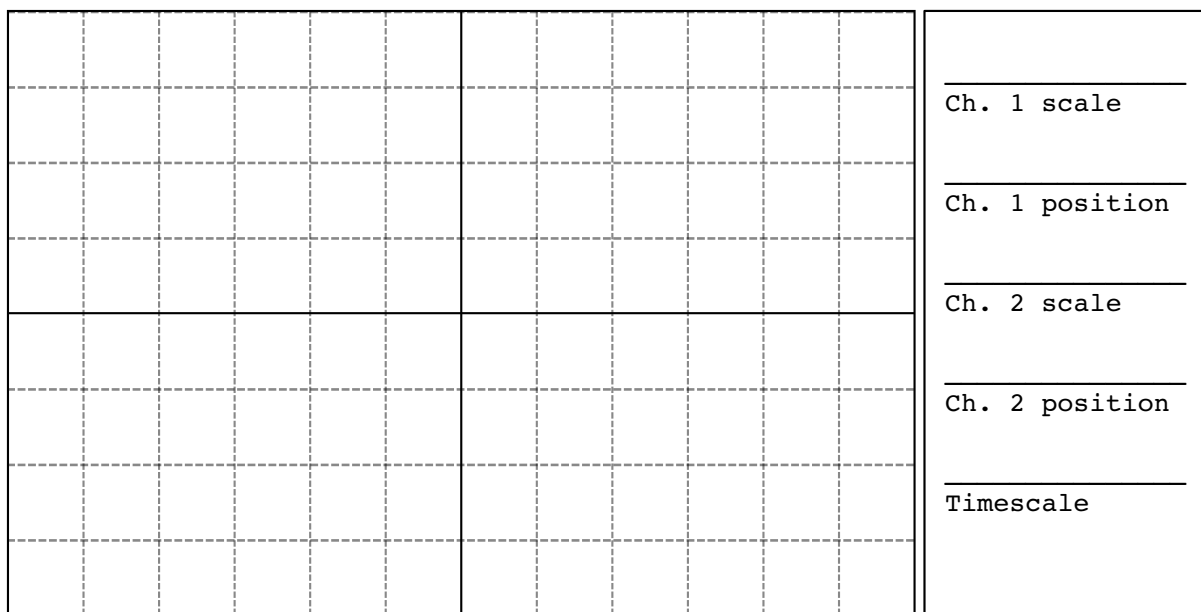
Koliko pa v impulznem odzivu na izhodu sistema s filtrom IIR?

Odgovor: _____ [24]

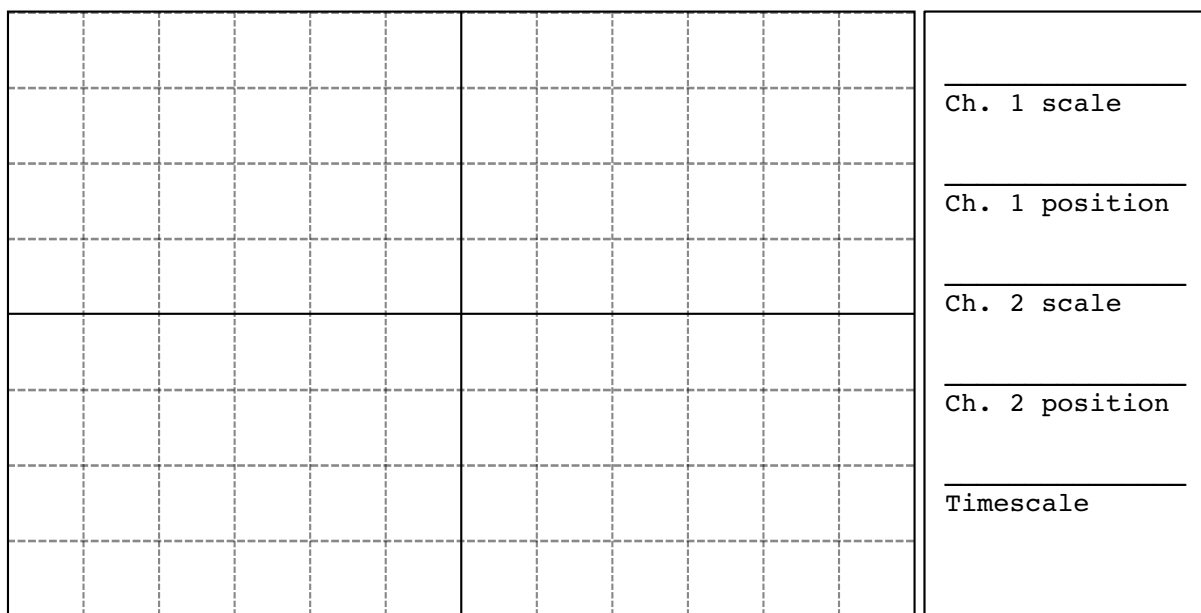
Koliko sta dolžini (časa trajanja) obeh odzivov?

Odgovor: _____ [25]

Narišite oba odziva skupaj z zaznanima vhodnima impulzoma.



Slika 13: Vhodni impulz in impulzni odziv filtra FIR

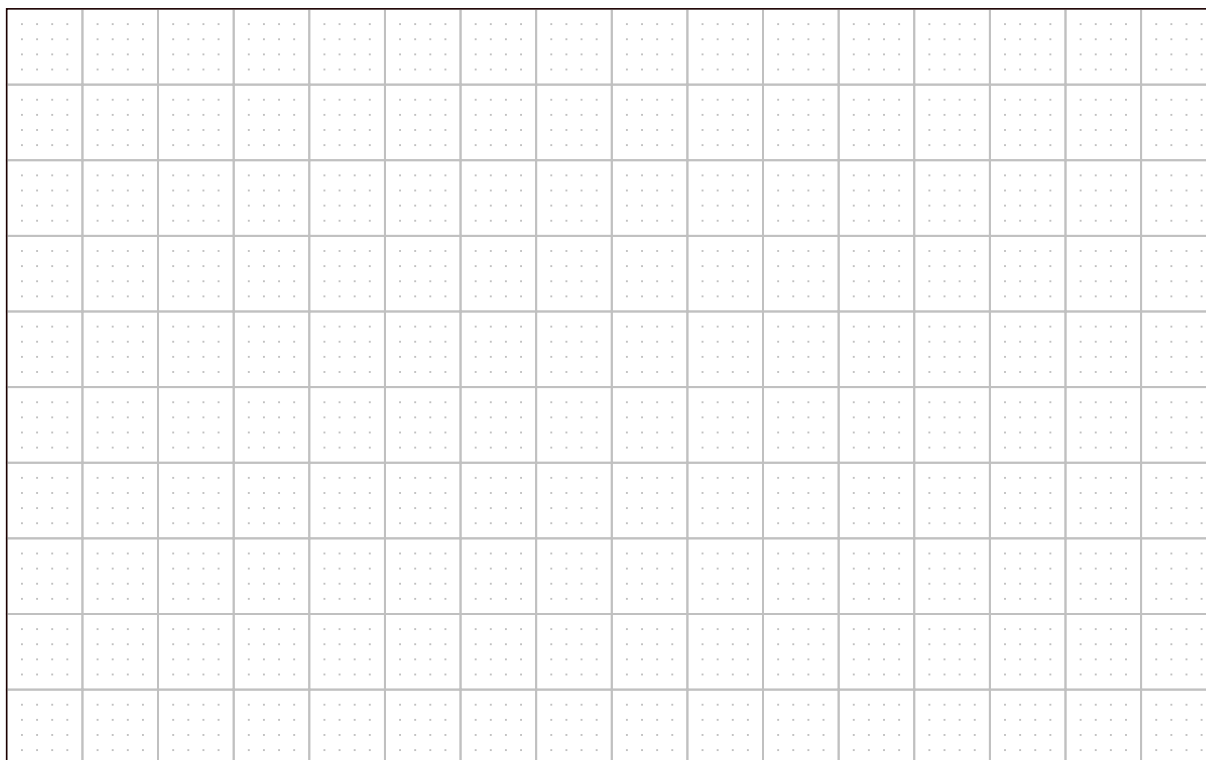


Slika 14: Vhodni impulz in impulzni odziv filtra IIR

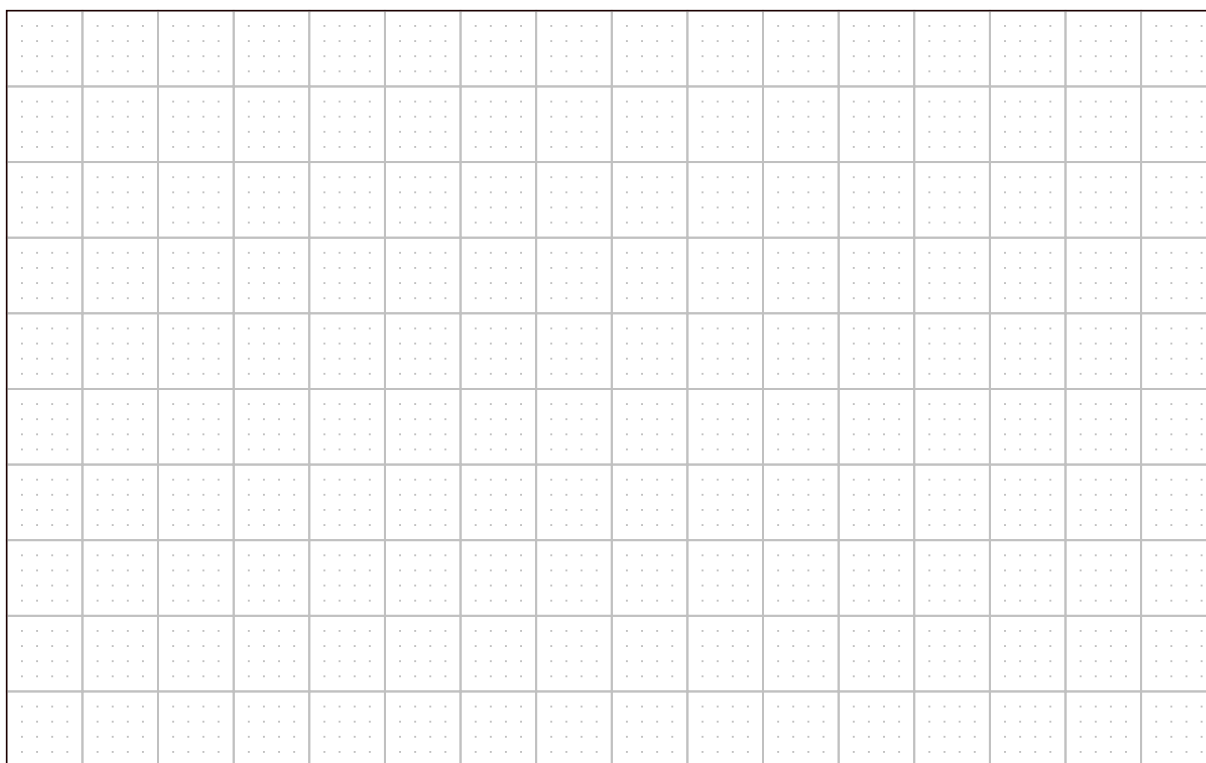
Izmerite amplitudno in fazno karakteristiko filtra FIR. Pri določanju fazne karakteristike upoštevajte časovni zamik, ki ne nastane zaradi filtra. Obe karakteristiki še narišite.

Tabela 8: Frekvenčna amplitudna in fazna karakteristika filtra FIR

f [Hz]	U_{vh} [V]	U_{izh} [V]	A	A [dB]	Δt^* [μs]	Δt [μs]	φ [$^\circ$]
100							
200							
300							
400							
500							
600							
700							
800							
900							
1.000							
1.100							
1.200							
1.300							
1.400							
1.500							
1.600							
1.700							
1.800							
1.900							
2.000							
2.100							
2.200							
2.300							
2.400							
2.500							
2.600							
2.700							
2.800							
2.900							
3.000							



Slika 15: Amplitudna karakteristika filtra FIR

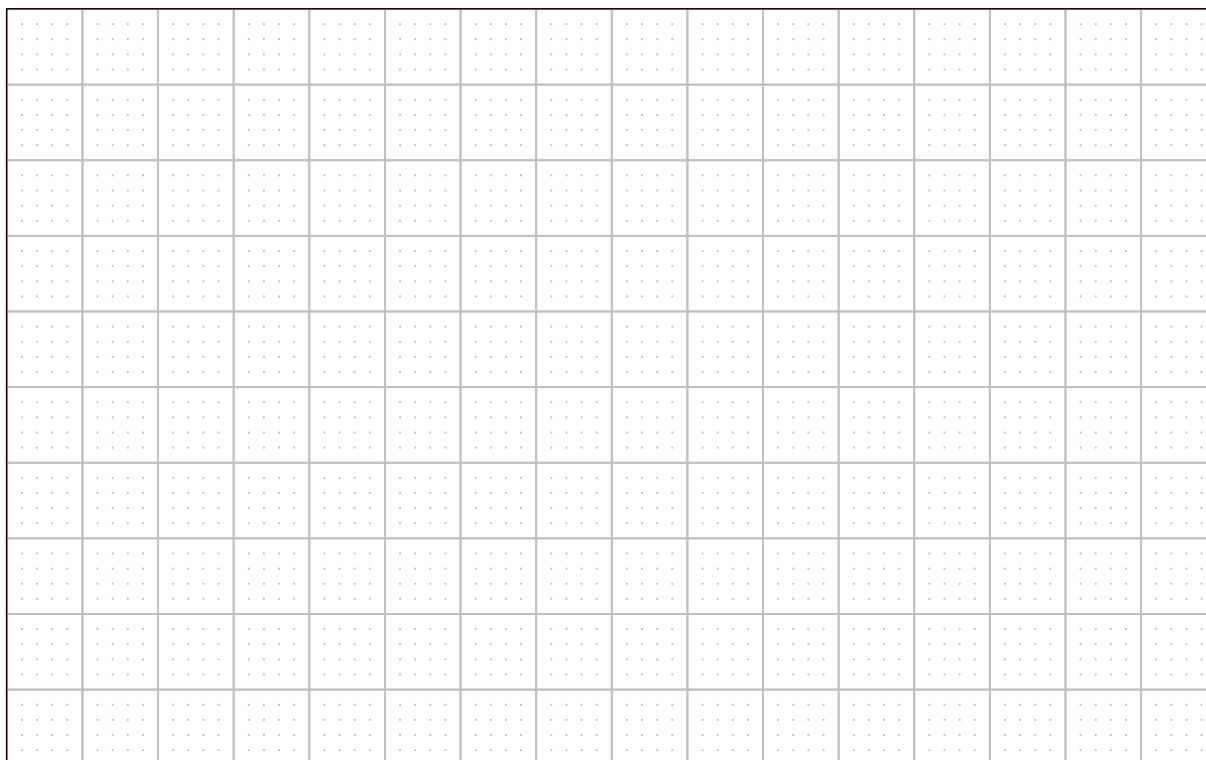


Slika 16: Fazna karakteristika filtra FIR

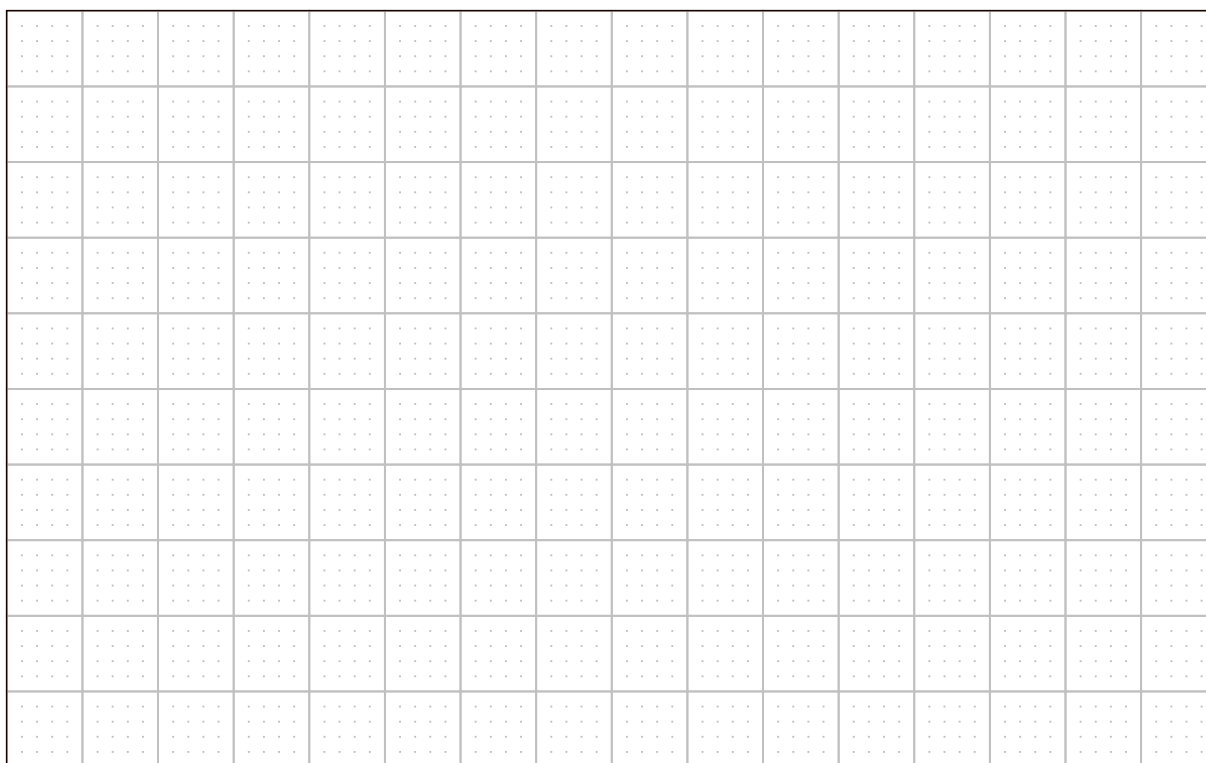
Izmerite amplitudno in fazno karakteristiko filtra IIR. Pri določanju fazne karakteristike upoštevajte časovni zamik, ki ne nastane zaradi filtra. Obe karakteristiki še narišite.

Tabela 9: Frekvenčna amplitudna in fazna karakteristika filtra IIR

f [Hz]	U_{vh} [V]	U_{izh} [V]	A	A [dB]	Δt^* [μs]	Δt [μs]	φ [$^\circ$]
100							
200							
300							
400							
500							
600							
700							
800							
900							
1.000							
1.100							
1.200							
1.300							
1.400							
1.500							
1.600							
1.700							
1.800							
1.900							
2.000							
2.100							
2.200							
2.300							
2.400							
2.500							
2.600							
2.700							
2.800							
2.900							
3.000							



Slika 17: Amplitudna karakteristika filtra IIR



Slika 18: Fazna karakteristika filtra IIR

Izračuni in dodatna vprašanja

1. Opišite karakteristiko (a) filtra FIR in (b) filtra IIR – tip filtra (nizkoprepustni ...), valovitost v prepustnem pasu, območje prepustnega pasu, dušenje v zapornem pasu in območje zapornega pasa.
2. Pojasnite obnašanje izhodnega signala pri frekvenci 101 Hz in neidealne primere impulznega odziva pri sistemu brez filtra.
3. Kako vplivajo lastnosti modulov DAC in ADC, ki smo jih izmerili pri prejšnji nalogi, na lastnosti celotnega sistema, ki smo ga merili v tej nalogi? Kateri vplivi so zanemarljivi in kateri ne? Pojasnite odgovore. V katerih primerih bi zanemarljivi vplivi postali pomembni?

Odgovori:

Odgovori:

Točke:

/ 20

Naloga 3: Neposredna digitalna sinteza

Navodilo naloge: Implementirajte sistem za neposredno digitalno sintezo signalov, s katerim boste tvorili signal sinusne oblike. Izmerite lastnosti izhodnega signala pri različnih nastavitvah frekvence in amplitude. Izmerite še obnašanje signala pri preklopih nastavitvev.

Uvod

Sistem za neposredno digitalno sintezo (angl. direct digital synthesis – DDS) signalov se uporablja za digitalno tvorjenje periodičnih signalov poljubnih oblik. Uporabljamo ga v raznih vezjih, kot so frekvenčni sintetizatorji, digitalne fazno sklenjene zanke in modulatorji.

Osrednji del sistema je numerično krmiljen oscilator (angl. numerically controlled oscillator – NCO), ki je sestavljen iz faznega akumulatorja ter pretvornika med fazo in amplitudo.

Fazni akumulator hrani vrednost trenutnega faznega kota signala, ki ga tvorimo. Za delovanje potrebuje uro in vhodni podatek, ki določa frekvenco signala, sestavljen pa je iz seštevalnika in registra, ki hrani številsko vrednost. Na vsako periodo ure se številsko vrednost poveča za vhodno nastavitvev frekvence. V primeru, da pride do prekoračitve vrednosti (overflow), se bit prekoračitve zavrže, preostala vrednost pa se ponovno vpiše v register. Vrednost v registru je izhodni podatek akumulatorja in predstavlja naraščajoč stopničasti signal. Z večanjem števila bitov v registru se ta signal približuje idealni žagasti obliki.

Operativno frekvenco signala iz faznega akumulatorja lahko izrazimo z

$$f_{osc} = \frac{F}{2^N} \cdot f_{clk}, \quad (4)$$

kjer je f_{clk} frekvenca referenčne ure, ki poganja oscilator, N je število bitov v akumulatorju in F je vhodna nastavitvev frekvence. Iz enačbe vidimo, da je frekvenca signala premo sorazmerna nastavitvi frekvence. Najmanjša možna frekvenca, ki jo dobimo pri $F = 1$, predstavlja tudi frekvenčno ločljivost oscilatorja. Izhodu faznega akumulatorja lahko še dodatno prištejemo številsko vrednost, ki bo predstavljalala fazni zamik izhodnega signala.

Naslednji del oscilatorja je pretvornik med fazo in amplitudo. To je v preprostem primeru bralni pomnilnik (ROM), v katerem je tabelirana neka fiksna oblika izhodnega signala. Vhodni naslov pomnilnika lahko ima enako ali pa manjše število bitov, kot ga ima fazni akumulator. V primeru manjšega števila bitov se odvečni (spodnji) biti zavržejo, kar pa lahko povzroča določena dodatna popačenja v izhodnem signalu.

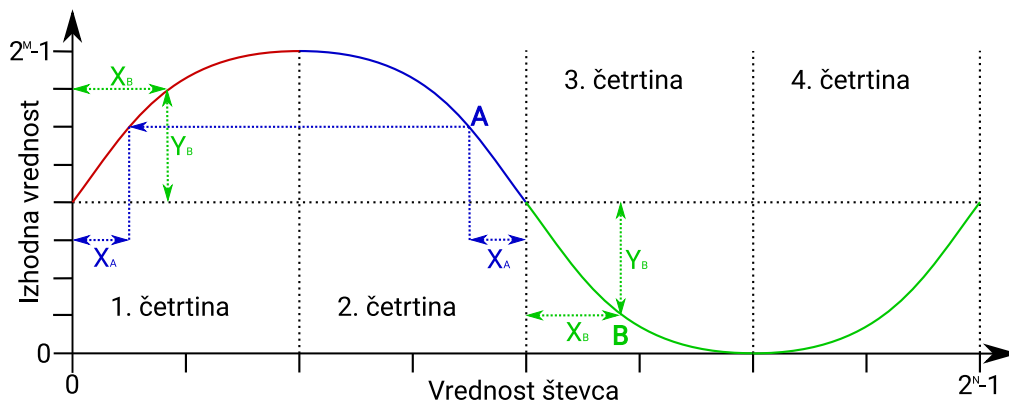
V kompleksnejšem sistemu je pretvornik lahko pomnilnik z naključnim dostopom (RAM), v katerega lahko vpisujemo poljubne oblike izhodnih signalov. V programskih oscilatorjih pa je lahko pretvornik realiziran tudi z matematičnimi funkcijami.

Izhodni signal oscilatorja lahko še množimo z vhodnim številom in tako dobimo možnost nastavljanja amplitude izhodnega signala. Zadnja dva dela sistema za neposredno sintezo signala sta pretvornik DAC in nizkoprepustni filter, ki pa je v našem primeru že sestavni del pretvornika.

Zaradi digitalne narave signala (preskoki v digitalni vrednosti in časovna diskretnost) se bodo v izhodnem signalu pojavljala popačenja glede na zaželen izhodni (npr. sinusni) signal.

Priprava vezja

V sami implementaciji NCO nočemo tabelirati celotne periode sinusnega signala in s tem zasesti večje količine razpoložljivih virov v vezju. Če pogledamo obliko signala na sliki 19, vidimo, da se vrednosti v prvi in drugi četrtini signala ponavljajo, čeprav v nasprotni smeri. Vrednosti v tretji in četrti četrtini pa so nasprotni vrednostim v prvi in drugi četrtini, če gledamo na srednjo vrednost kot na ničlo.



Slika 19: Ponazoritev sinusne funkcije v modulu NCO

Za implementacijo je tako dovolj, da tabeliramo prvo četrtino od prve vrednosti (začetek periode) do vključno najvišje vrednosti signala. Če smo s faznim akumulatorjem trenutno v prvi četrtini, lahko vrednosti faznega akumulatorja uporabimo neposredno v tabeli. Kadar smo v drugi četrtini, pa lahko uporabimo razliko med vrednostjo, ki ustreza kotu 180° oz. π , in trenutno vrednostjo akumulatorja. Za tretjo in četrto četrtino pa ponovno uporabimo enake vrednosti za branje ustreznega vnosa v tabeli, le da tokrat izhodni vrednosti tabele spremenimo predznak.

Za implementacijo numerično krmiljenega oscilatorja uporabite izvorno kodo 3.

```

module NCO (
    clk,
    frequency,
    phase,
    amplitude,
    data_output
);

    parameter SET_WIDTH = 8; // settings width
    parameter DATA_WIDTH = 8; // output data width

    input clk; // main clock signal input
    input [SET_WIDTH-1:0] frequency; // frequency setting
    input [SET_WIDTH-1:0] phase; // phase shift setting
    input [SET_WIDTH-1:0] amplitude; // amplitude setting
    output [DATA_WIDTH-1:0] data_output; // output signal

    // TODO: counter increase + phase
    // TODO: read from table
    // TODO: amplitude and output

endmodule

```

Izvorna koda 3: Osnutek modula za numerično krmiljen oscilator

V modulu najprej implementiramo fazni akumulator, ki je števec, katerega vrednost se ob vsakem

ciklu ure vzorčenja povečuje za vhodno nastavitev frekvence. Dodatno k vrednosti akumulatorja nato prištejemo nastavitev faznega zamika.

Nato v kodi ustrezno pripravimo vhodno vrednost tabele NCO – upoštevamo razliko med 1. in 2. četrtino. Prav tako iz izhoda NCO ustrezno tvorimo vrednosti signala – kadar je potrebno, spremenimo predznak.

V zadnjem delu še izvedemo množenje vrednosti signala s signalom, ki predstavlja nastavitev amplitude. Za izhod iz modula pa uporabimo le zgornjih 8 bitov signala.

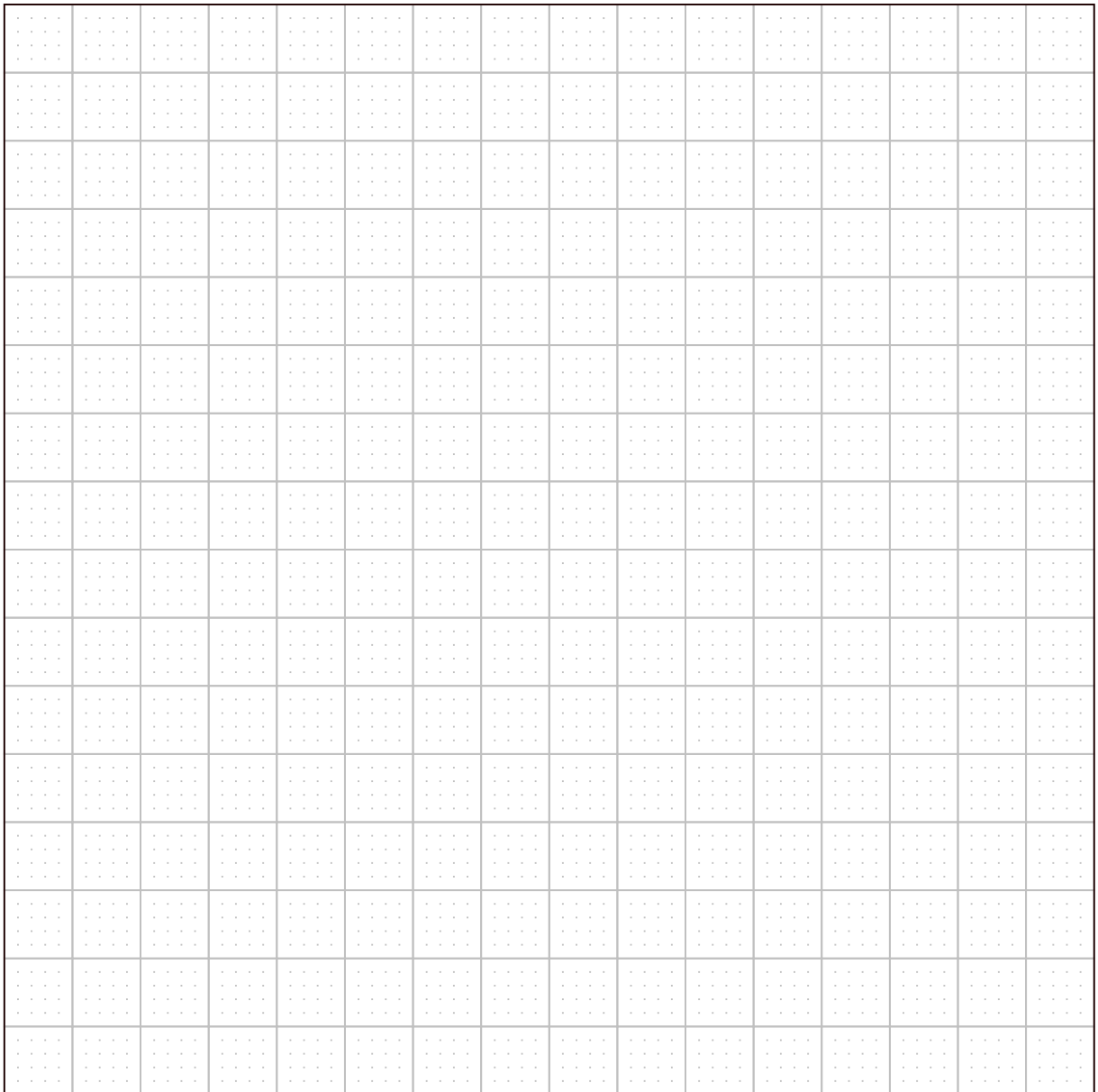
V tabeli 10 so predstavljeni pomeni za stikala glede na implementacijo v najvišjem modulu naloge. Nastavljali bomo samo frekvenco in amplitudo. Z različnimi faznimi zamiki se bomo srečali v peti nalogi.

Tabela 10: Pomen stikal v vezju za neposredno digitalno sintezo

Stikala	Pomen	Pojasnilo
15–8	Amplituda signala	Nastavimo amplitudo signala; vrednost se prikaže na levi polovici prikazovalnika
7–0	Frekvenca signala	Nastavimo amplitudo signala; vrednost se prikaže na desni polovici prikazovalnika

Izhodni signal dobimo tako, da uporabimo zunanji modul za pretvornik DAC na priključku JA. Dodatno še lahko na priključek JB dodamo zunanji modul za prožilec. Vezje je zasnovano tako, da daje impulz na tem izhodu ob spremembah nastavitev frekvence ali amplitude.

Beležke:



Slika 20: Odvisnost amplitude izhodnega signala od nastavitve amplitude

Ali opazite kakšna kolena v karakteristiki?

Odgovor: _____

[28]

Nastavite amplitudo $A = 128$. Spreminjajte vhodno digitalno vrednost frekvence F v enakomerno oddaljenih točkah. Začnite pri frekvenci 1. Nato izberite frekvenco 16 in nadaljujte v korakih po 16 do frekvence 240. Kot zadnjo frekvenco izberite 255.

Merite frekvenco signala na izhodu vezja. Narišite graf odvisnosti frekvence izhodnega signala od vhodne digitalne vrednosti za nastavitve frekvence.

Koliko je minimalna frekvenca oz. frekvenčna ločljivost oscilatorja?

Odgovor: _____ [29]

Pri kateri vhodni vrednosti se na izhodu pojavi največja frekvenca?

Odgovor: _____ [30]

Tabela 12: Meritev frekvence izhodnega signala v odvisnosti od nastavitve frekvence

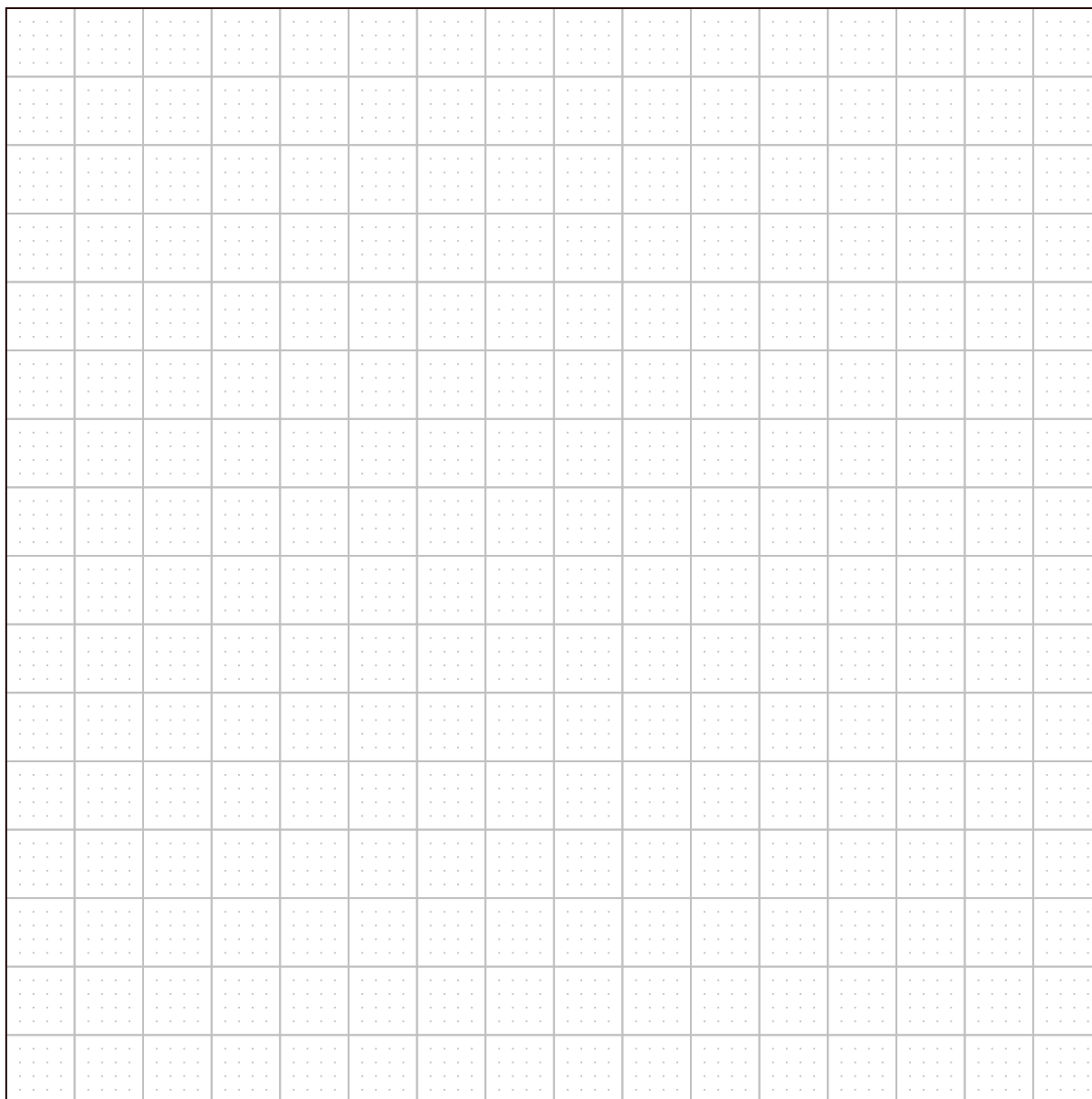
F	f_{izh} [kHz]	F	f_{izh} [kHz]

Nastavite amplitudo na 128 in frekvenco na 9. Koliko je "prava" frekvenca signala?

Odgovor: _____ [31]

Nastavite amplitudo na 128 in frekvenco na 9. Koliko je operativna frekvenca signala?

Odgovor: _____ [32]



Slika 21: Odvisnost frekvence izhodnega signala od nastavitve frekvence

Nastavite amplitudo A na 128. Spreminjajte nastavitve frekvence in merite amplitudo na izhodu vezja. Narišite graf odvisnosti amplitude izhodnega signala od nastavitve frekvence.

Tabela 13: Meritev izhodnih amplitud pri različnih frekvencah

F	U_{izh} [V]	F	U_{izh} [V]
1		16	
2		32	
4		64	
8		128	

Pri katerih frekvencah se vrednosti v tabeli ujemajo z meritvami drugih študentov in pri katerih se ne ujemajo?

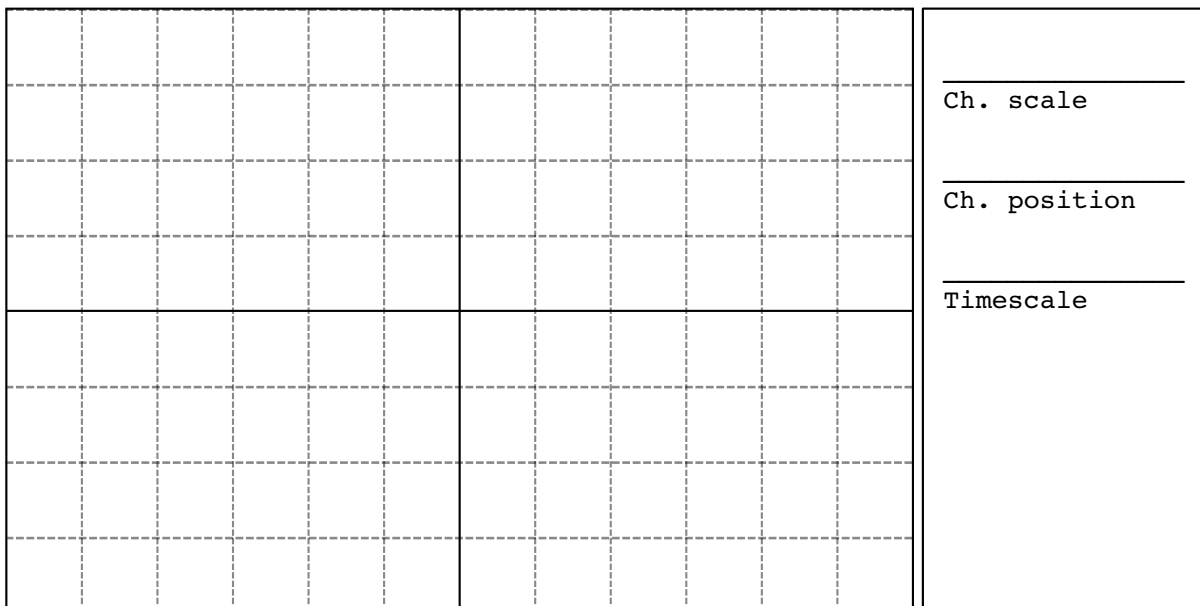
Odgovor: _____ [33]

Večkrat menjajte frekvenco med 1 in 128. Ali so amplitude pri frekvenci 1 enake? Kaj pa pri frekvenci 128?

Odgovor: _____ [34]

Večkrat menjajte frekvenco med 132 in 1. Skicirajte potek napetosti pri frekvenci 136. Ali so največje amplitude pri frekvenci 132 enake? Ali se vrednosti ujemajo z rezultati drugih študentov?

Odgovor: _____ [35]



Slika 22: Potek izhodne napetosti pri nastavitvi frekvence 132

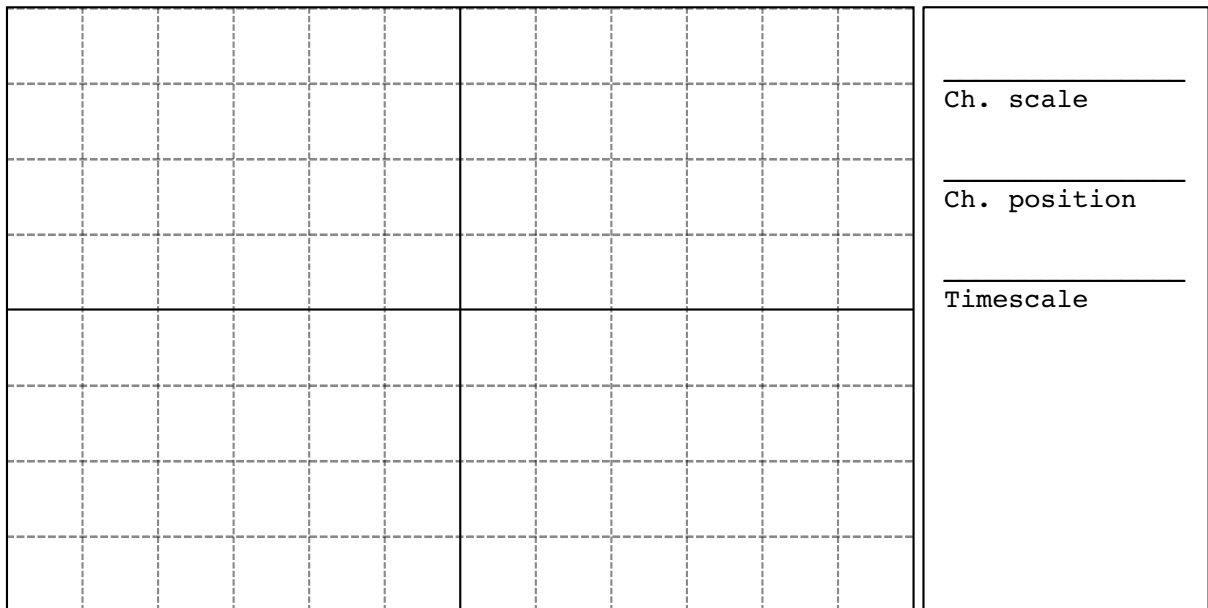
Nastavite $F = 4$ in $A = 64$. Preklopite amplitudo na 192, opazujte prehodni pojav v izhodnem signalu in skicirajte potek izhodne napetosti pri preklopu. Skicirajte še potek izhodnega signala pri preklopu frekvence z 4 na 12. Preklop lahko večkrat ponovite, da dobite želeno sliko.

Ali se pri preklopu frekvence pojavijo skoki v signalu?

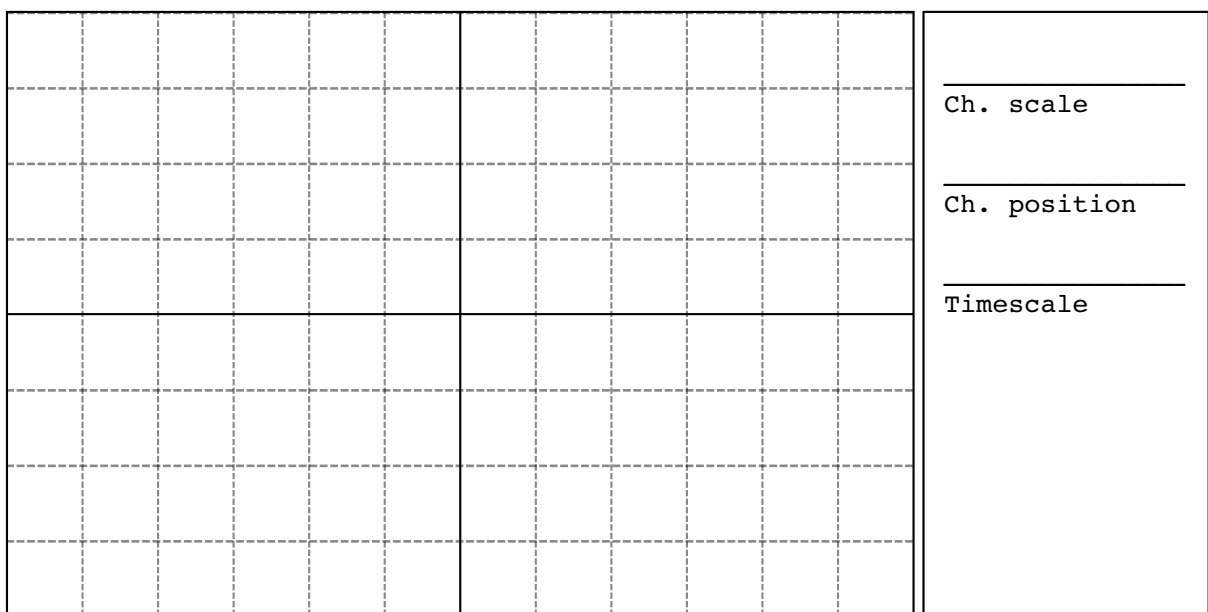
Odgovor: _____ [36]

Kakšne so zakasnitve med preklopom nastavitvev in spremembami v poteku signala?

Odgovor: _____ [37]

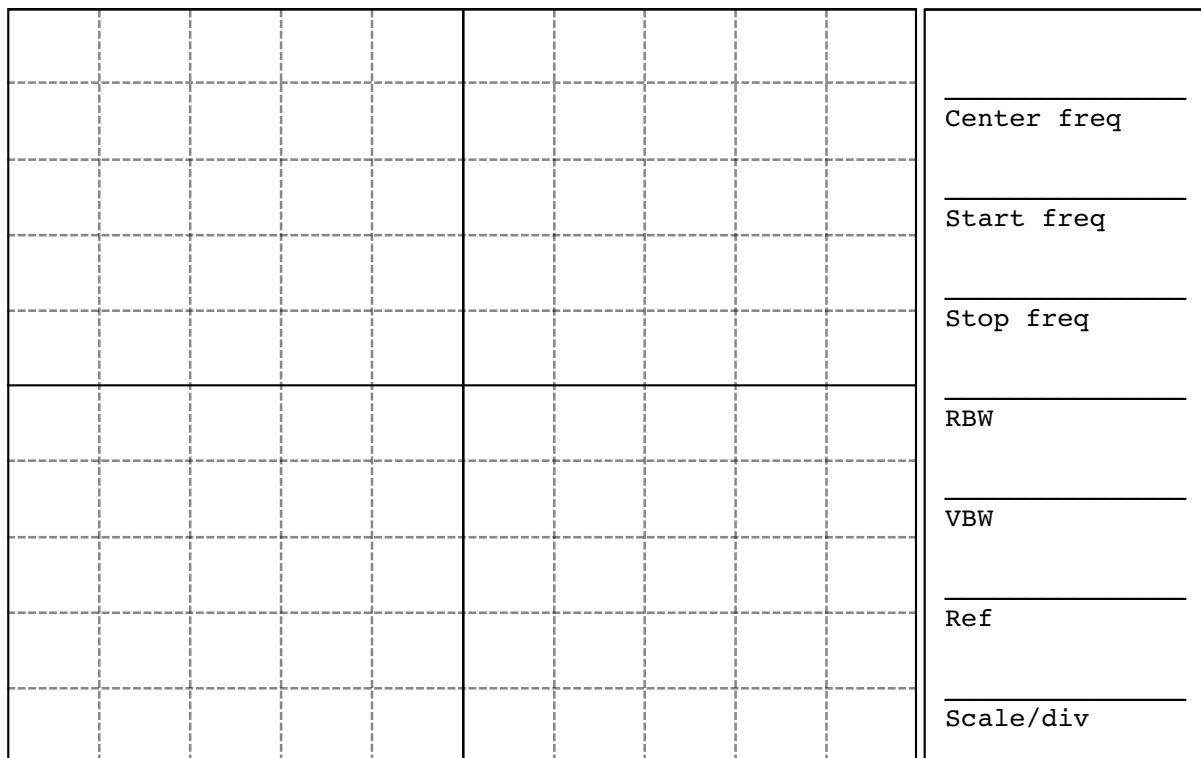


Slika 23: Potek izhodne napetosti pri preklopu amplitude s 64 na 192

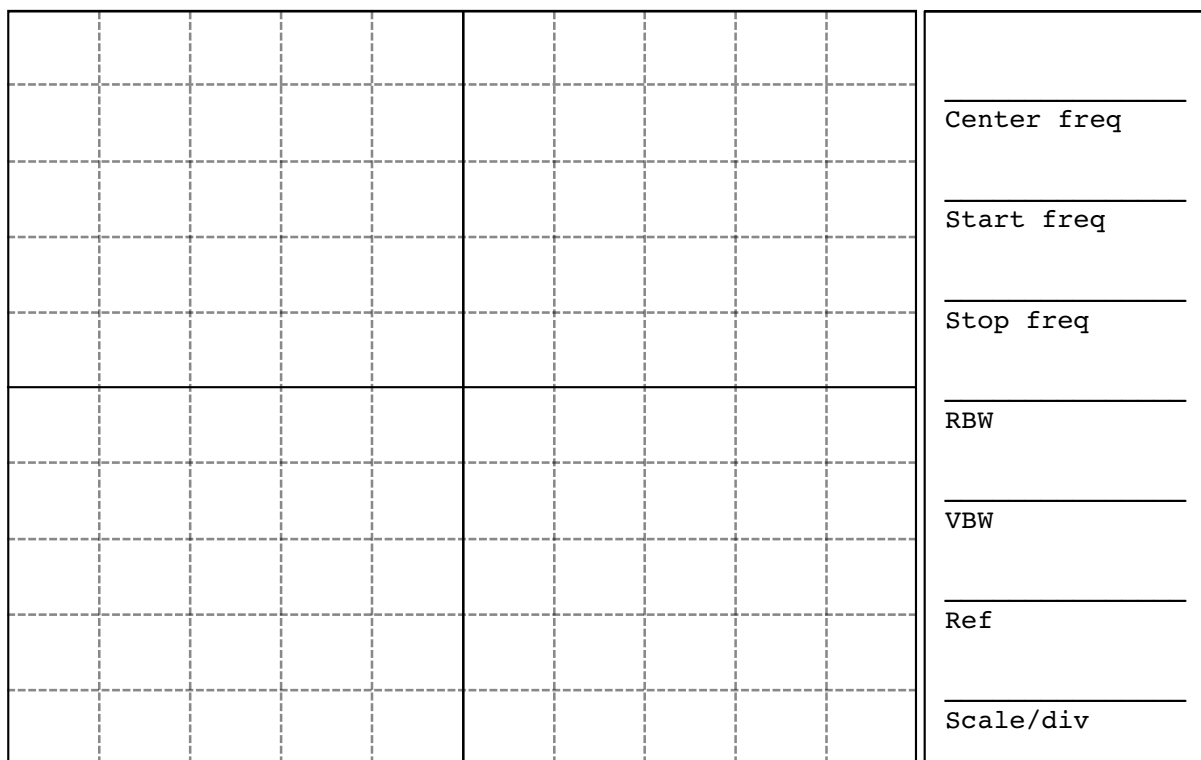


Slika 24: Potek izhodne napetosti pri preklopu frekvence s 4 na 12

Nastavite $F = 48$ in $A = 128$. Opazujte prikaz signala na spektralnem analizatorju in ga spodaj skicirajte. Ponovite meritev še za nastavitve $F = 32$ in $A = 255$.



Slika 25: Prikaz signala z nastavitvami $F = 48$ in $A = 128$ na spektralnem analizatorju



Slika 26: Prikaz signala z nastavitvami $F = 32$ in $A = 255$ na spektralnem analizatorju

Izračuni in dodatna vprašanja

1. Matematično opišite zvezo med digitalno vrednostjo faznega kota v modulu NCO in faznim kotom v stopinjah (ali radianih). Na podlagi frekvence delovanja števec znotraj modula NCO izračunajte minimalno frekvenco sinusnega signala in jo primerjajte z izmerjeno minimalno frekvenco.
2. Pojasnite potek napetosti pri frekvenci 136 ter zakaj prihaja oz. ne prihaja do razlik pri merjenju amplitud pri različnih nastavljenih frekvencah. V kakšnem območju frekvenc je nastavitev amplitude zanesljiva?
3. Pojasnite vzroke za nastanek harmoničnih popačenj ter za njihovo odvisnost od frekvence in amplitude. V kakšnem območju frekvence in amplitude so popačenja minimalna (npr. manjša od 5 %)? Pojasnite obliko izmerjenega spektra signala.

Odgovori:

Odgovori:

Naloga 4: Digitalna fazno sklenjena zanka

Navodilo naloge: Izmerite delovanje različnih implementacij popolnoma digitalnih fazno sklenjenih zank. Izmerite območje sledenja, območje ujetja, fazno napako, fazno trepetanje in spektralno sliko izhodnega signala. Izmerite tudi obnašanje faznih zank ob nenadnih spremembah frekvence ali faze vhodnega signala.

Uvod

Fazno sklenjene zanke so regulacijske zanke, s katerimi tvorimo periodični signal, ki je na neki način fazno ujet z referenčnim signalom na vhodu zanke. Ker sta signala fazno ujeta, imata posledično enako frekvenco. Fazno sklenjene zanke uporabljamo med drugim v frekvenčnih sintetizatorjih, za sinhronizacijo ur in za demodulacije.

Fazno sklenjene zanke so sestavljene iz faznega primerjalnika, filtra zanke, krmiljenega oscilatorja ter povratne zanke, ki lahko vsebuje tudi frekvenčni delilnik.

Poznamo več tipov fazno sklenjenih zank. V linearnih fazno sklenjenih zankah so ti gradniki analogni. Poznamo še digitalne fazno sklenjene zanke, v katerih je fazni primerjalnik digitalno vezje, in popolnoma digitalne fazno sklenjene zanke (angl. All Digital Phase-Locked Loop – ADPLL), v katerih so vse komponente digitalne. V nalogi bomo izvajali meritve le na popolnoma digitalnih fazno sklenjenih zankah.

Fazni primerjalnik primerja vhodni signal in signal, ki ga tvori krmiljen oscilator. Vhodni signal imenujemo referenčni signal, izhodni signal pa lokalni signal. Izhod faznega primerjalnika je odvisen od medsebojnega faznega zamika med vhodnim in lokalnim signalom. Natančna oblika signala pa je odvisna od tipa faznega primerjalnika.

Tip filtra mora biti izbran tako, da je primeren za skupno delovanje z izbranim faznim primerjalnikom. Izhod filtra je (dokaaj) stabilna vrednost, kadar imata vhodni in povratni signal enako frekvenco in sta v konstantnem medsebojnem faznem zamiku.

Oscilator v primeru ADPLL je numerično krmiljen. Frekvenca njegovega izhodnega signala je odvisna od izhodne vrednosti filtra. V primeru, da povratna vezava vsebuje tudi frekvenčni delilnik, mora biti frekvenca oscilatorja ustrezno višja, da bo deljena frekvenca enaka frekvenci vhodnega signala.

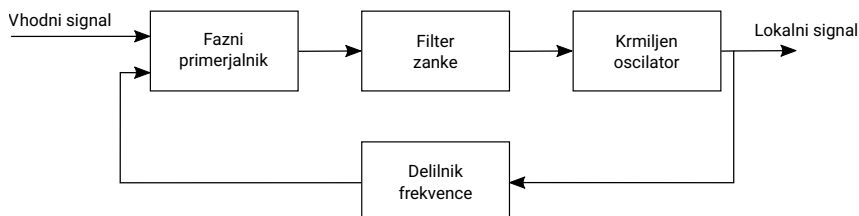
Rečemo, da je zanka ujeta, kadar sta frekvenca vhodnega in povratnega signala enaki ter je med njima konstanten medsebojni fazni zamik. V primeru frekvenčnega šuma v vhodnem signalu bo frekvenca povratnega signala enaka povprečni frekvenci v vhodnem signalu.

Če se poveča frekvenca vhodnega signala, bo le-ta začel fazno prehitevati povratni signal. Fazno sklenjena zanka mora biti zasnovana tako, da bo v tem primeru izhodna vrednost filtra narasla in se s tem povečala frekvenca oscilatorja. Takrat bo lokalni signal začel "loviti" vhodni signal. Ustrezno se mora fazno sklenjena zanka obnašati v nasprotnem smislu, kadar ima vhodni signal manjšo frekvenco kot pa povratni signal.

Priprava vezja

Uporabljali bomo digitalne signale, kar pomeni, da bomo vhodni signal iz pretvornika ADC kvantizirali v 1-bitno vrednost, izhodni signal zanke pa bo narekoval dve različni vhodni vrednosti za pretvornik DAC.

Splošna zgradba fazno sklenjene zanke je prikazana na sliki 27. V nalogi bomo uporabili dva različna tipa faznega primerjalnika.



Slika 27: Splošna zgradba fazno sklenjene zanke

Prvi tip so preprosta vrata ekskluzivne disjunkcije (XOR). Izhod tega primerjalnika je 1, kadar sta signala različna, in 0, kadar sta signala enaka. Predpostavimo situacijo, da imata oba signala enako frekvenco in da vhodni signal prehiteva signal iz povratne vezave za kot 90° . Razmislite, kakšna je oblika izhodnega signala faznega primerjalnika v tem primeru ter kakšna bi bila oblika, če se fazni zamik med signaloma rahlo spremeni v eno ali v drugo smer. Filter v tem primeru je nizkoprepustni digitalni filter, ki daje signal, sorazmeren povprečju trajanja enic na izhodu primerjalnika.

Drugi tip faznega primerjalnika je stavljen iz vezja, ki zaznava naraščajoče fronte obeh signalov in nato s pomočjo števca izmeri časovni zamik med njima. V tem vezju imamo flip flop, ki se postavi na vrednost 1 ob naraščajoči fronti referenčnega signala in na 0 ob naraščajoči fronti lokalnega signala. S tem tvori impulz, katerega dolžina ustreza zakasnitvi med signaloma in ki služi kot vhod za omogočanje štetja. Sam števec pa poganja ura z znano frekvenco. Ob koncu vsakega štetja (naraščajoči fronti lokalnega signala) nam razlika med vrednostjo števca in vrednostjo ob prejšnjem koncu štetja nakazuje časovni zamik.

Numerično krmiljen oscilator v naši implementaciji bo bolj preprost kot pa oscilator iz prejšnje naloge, saj moramo tvoriti le 1-bitni signal. Podobno kot pri prejšnji nalogi potrebujemo fazni akumulator in možnost nastavljanja frekvence signala. Izhodni signal, ki pa ima le dve vrednosti, določimo iz najbolj uteženega bita faznega akumulatorja. Pri nastavljanju frekvence oscilatorja uporabljamo podatek, ki je vsota konstantne vrednosti in izhoda filtra zanke. Tako dobimo obseg možnih frekvenc, kjer minimalna frekvenca ni enaka 0.

Implementirani bomo imeli dve fazno sklenjeni zanki (vsako s svojim tipom faznega primerjalnika) in možnost izbire med izhodnima signaloma obeh zank v glavnem modulu. V obeh zankah bo potrebno implementirati delovanje faznega primerjalnika in ustreznega filtra zanke, medtem ko je koda za vključitev oscilatorja in frekvenčnega delilnika že pripravljena. Osnutek kode za prvo zanko je prikazan v izvorni kodi 4.

Signal `clk` je ura z visoko frekvenco, ki bo poganjal določene elemente zanke. Signala `signal_input` in `signal_output` sta referenčni in lokalni signal. Signal `Divider2N` je nastavitev za frekvenčni delilnik.

Izhodni signal `FilterValue` predstavlja vrednost na izhodu filtra zanke. To je sicer notranji del delovanja fazno sklenjene zanke, ker pa ga bomo uporabljali pri nekaterih meritvah v nalogi, smo ga deklarirali kot izhod modula.


```

module PLL1(
    clk,
    signal_input,
    signal_output,
    Divider2N,
    FilterValue
);

input clk;
input signal_input;
output signal_output;
input [1:0] Divider2N;
output [7:0] FilterValue;

// TODO: Implement comparator + filter

SimpleOscillator(clk,1214,FilterValue,signal_output);
FreqDivider(signal_output,feedback,Divider2N);

endmodule

```

Izvorna koda 4: Osnutek modula za fazno sklenjeno zanko

Izvorna koda za drugo fazno sklenjeno zanko se razlikuje le v imenu modula (PLL2), implementaciji faznega primerjalnika in implementaciji filtra, medtem ko sta implementaciji oscilatorja in frekvenčnega delilnika enaki. Izvorni kodi za modula z oscilatorjem in s frekvenčnim delilnikom sta že pripravljene, ogledate pa si ju lahko v predlogi projekta.

S stikalom bomo izbirali med obema faznima zankama. Nastavljamo lahko tudi vrednost za delitelj frekvence v povratni zanki. Izbiramo lahko delitelje 1 (brez spremembe frekvence), 2, 4 in 8. Pomen stikal je prikazan v tabeli 16. Na levem prikazovalniku se prikaže izbira fazno sklenjene zanke oz. faznega primerjalnika, na desnem prikazovalniku pa izbrani delitelj frekvence.

Tabela 16: Pomen stikal v vezju za fazno sklenjene zanke

Stikala	Pomen	Pojasnilo
15	Izbira tipa zanke oz. faznega primerjalnika	0 → Fazni primerjalnik 1 (z vrati XOR) 1 → Fazni primerjalnik 2 (s števcem)
1-0	Delitelj frekvence	0 → Frekvenco delimo z 1 (brez deljenja) 1 → Frekvenco delimo z 2 2 → Frekvenco delimo s 4 3 → Frekvenco delimo z 8

Beleške:

Meritve in rezultati

Vklopite vezje. Pri tem na vhodu fazno sklenjenih zank naj ne bo signala – prosti tek. Vrednost delilnika frekvence naj bo 1. Koliko je frekvenca izhodnega signala fazno sklenjene zanke 1 v tem primeru? Podajte čim bolj natančen odgovor.

Odgovor: _____ [39]

Spreminjajte nastavitev frekvenčnega delilnika. Kako vpliva ta na frekvenco fazno sklenjene zanke 1 v prostem teku? Podajte čim bolj natančen odgovor.

Odgovor: _____ [40]

Na vhod fazno sklenjene zanke 1 pripeljite signal sinusne oblike s frekvenco prostega teka fazno sklenjene zanke, amplitudo $3 V_{pp}$ in enosmernim odmikom 1,65 V. Izmerite območje ujetja oz. območje sledenja fazno sklenjene zanke za vrednosti delilnika frekvence 1, 2 in 4.

Delilnik	Spodnja meja [Hz]	Srednja vrednost [Hz]	Zgornja meja [Hz]
1			
2			
4			

Tabela 17: Izmerjena območja ujetja za fazno sklenjeno zanko z vrati XOR

Nastavite delilnik frekvence na vrednost 1 in izmerite še fazno trepetanje fazno sklenjene zanke v treh točkah. Te tri točke naj bodo tako izbrane, da bodo znotraj območja ujetja oz. območja sledenja ter da bo prva točka blizu spodnje meje, druga na sredini, tretja pa blizu zgornje meje tega območja. Kot blizu lahko razumemo, da bo točka oddaljena od meje območja za 5 % intervala območja. Merilne podatke vpišite v spodnjo tabelo.

Merilna točka	Frekvenca [Hz]	Fazno trepetanje [μs]
1		
2		
3		

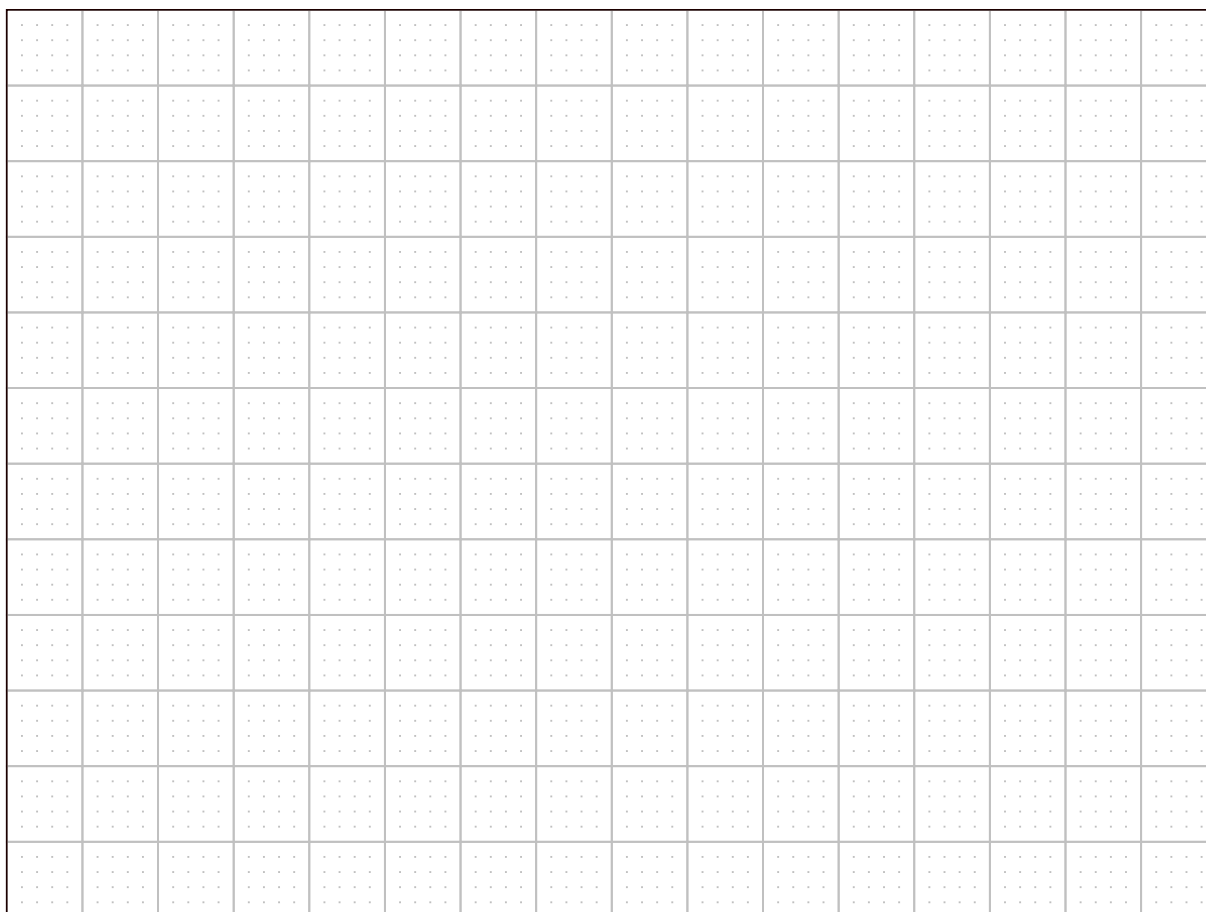
Tabela 18: Meritev faznega trepetanja fazno sklenjene zanke z vrati XOR

Izmerite potek fazne razlike med referenčnim in lokalnim signalom – fazno napako Θ_e – za fazno sklenjeno zanko 1. Pri meritvi uporabite referenčni signal, ki ga dobite takrat, ko ga speljete skozi oba podatkovna pretvornika. Meritev opravite v 9 enakomerno porazdeljenih točkah znotraj območja ujetja oz. območja sledenja fazno sklenjene zanke. Prva in zadnja točka naj ustrezata prvi in zadnji točki iz prejšnje meritve. Iz izmerjenih podatkov še narišite graf.

Namig: točke naj bodo v tabeli v naraščajočem vrstnem redu frekvence. Vzemite frekvenco prve in zadnje točke ter izračunajte srednjo vrednost obeh. Tako dobite srednjo točko med njima. Nadaljujte z delitvami intervalov tako, da dobite vse točke. Vrednosti frekvence lahko zaokrožujete na 1 Hz. Vrednosti v tabeli boste potrebovali v nekaterih kasnejših meritvah.

Merilna točka	f [Hz]	Θ_e [°]
1		
2		
3		
4		
5		
6		
7		
8		
9		

Tabela 19: Meritev fazne napake fazno sklenjene zanke z vrati XOR



Slika 28: Odvisnost fazne napake fazno sklenjene zanke z vrati XOR od frekvence

Ponovno izklopite vhodni signal, na vezju pa izberite fazno sklenjeno zanko 2 – zanko s števcem. Vrednost delilnika frekvence naj bo 1. Koliko je frekvenca izhodnega signala fazno sklenjene zanke 2 v tem primeru? Podajte čim bolj natančen odgovor.

Odgovor: _____ [41]

Spreminjajte nastavitev frekvenčnega delilnika. Kako vpliva ta na frekvenco fazno sklenjene zanke 2 v prostem teku? Podajte čim bolj natančen odgovor.

Odgovor: _____ [42]

Na vhod fazno sklenjene zanke 2 pripeljite signal sinusne oblike s frekvenco prostega teka fazno sklenjene zanke, amplitudo $3 V_{pp}$ in enosmernim odmikom 1,65 V. Izmerite območje ujetja oz. območje sledenja fazno sklenjene zanke za vrednosti delilnika frekvence 1, 2 in 4.

Delilnik	Spodnja meja [Hz]	Srednja vrednost [Hz]	Zgornja meja [Hz]
1			
2			
3			

Tabela 20: Izmerjena območja ujetja za fazno sklenjeno zanko s števcem

Nastavite delilnik frekvence na vrednost 1 in izmerite še fazno trepetanje fazno sklenjene zanke v treh točkah. Te tri točke naj bodo tako izbrane, da bodo znotraj območja ujetja oz. območja sledenja ter da bo prva točka blizu spodnje meje, druga na sredini, tretja pa blizu zgornje meje tega območja. Kot blizu lahko razumemo, da bo točka oddaljena od meje območja za 5 % intervala območja. Merilne podatke vpišite v spodnjo tabelo.

Merilna točka	Frekvenca [Hz]	Fazno trepetanje [μs]
1		
2		
3		

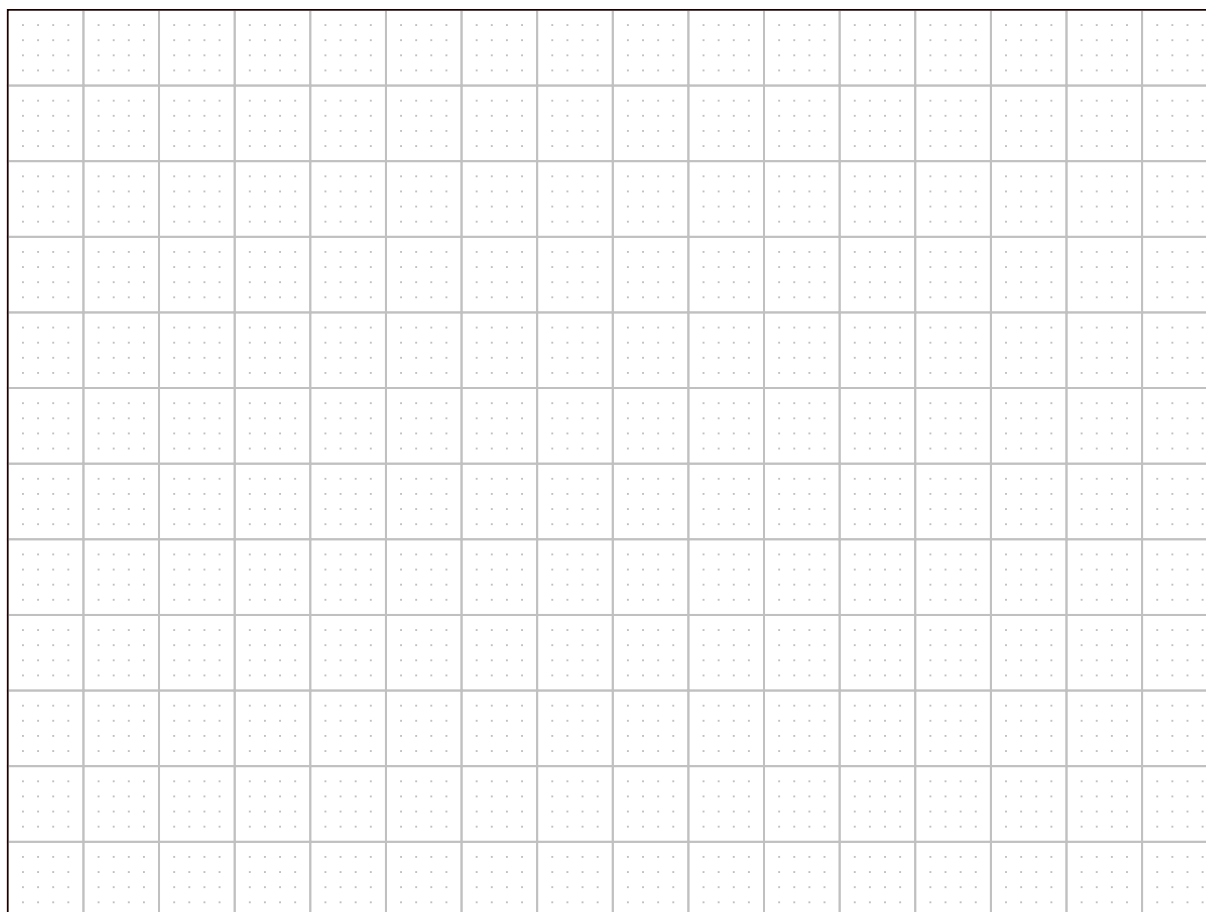
Tabela 21: Meritev faznega trepetanja fazno sklenjene zanke s števcem

Izmerite potek fazne razlike med referenčnim in lokalnim signalom – fazno napako Θ_e – za fazno sklenjeno zanko 2. Pri meritvi uporabite referenčni signal, ki ga dobite takrat, ko ga speljete skozi oba podatkovna pretvornika. Meritev opravite v 9 enakomerno porazdeljenih točkah znotraj območja ujetja oz. območja sledenja fazno sklenjene zanke. Prva in zadnja točka naj ustrezata prvi in zadnji točki iz prejšnje meritve. Iz izmerjenih podatkov še narišite graf.

Namig: točke naj bodo v tabeli v naraščajočem vrstnem redu frekvence. Vzemite frekvenco prve in zadnje točke ter izračunajte srednjo vrednost obeh. Tako dobite srednjo točko med njima. Nadaljujte z delitvami intervalov tako, da dobite vse točke. Vrednosti frekvence lahko zaokrožujete na 1 Hz. Vrednosti v tabeli boste potrebovali v nekaterih kasnejših meritvah.

Merilna točka	f [Hz]	Θ_e [°]
1		
2		
3		
4		
5		
6		
7		
8		
9		

Tabela 22: Meritev fazne napake fazno sklenjene zanke s števcem



Slika 29: Odvisnost fazne napake fazno sklenjene zanke s števcem od frekvence

Opazovati želimo čas do ponovnega ujetja zanke po tem, ko je v signalu prišlo do neke spremembe. Ta čas lahko izmerimo tako, da opazujemo izhodno vrednost filtra zanke. Ko se ta po preklopu vrne na konstantno vrednost, se konča prehodni pojav in zanka je ponovno ujeta.

Na funkcijskem generatorju tvorite pravokotni signal, ki bo v nekih trenutkih spreminjal svojo fazo za 180° . Uporabite lahko fazno moduliran signal s pravokotnim modulacijskim signalom. Opazujte delovanje obeh tipov zank pri spremembah faze vhodnega signala za 180° . Pri tem naj bo frekvenca vhodnega signala enaka srednji frekvenci območja ujetja zanke.

Koliko časa potrebuje zanka 1 (z vrati XOR), da se ponovno ujame?

Odgovor: _____ [43]

Koliko časa potrebuje zanka 2 (s števcem), da se ponovno ujame?

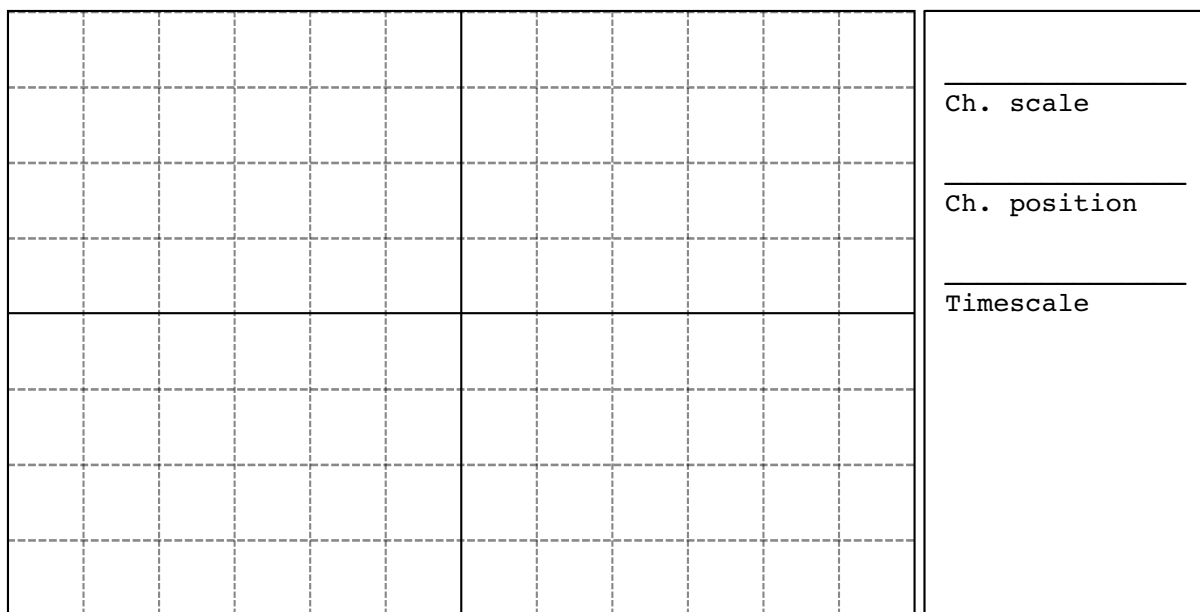
Odgovor: _____ [44]

Opazujte delovanje obeh tipov zank pri spremembah frekvence vhodnega signala znotraj območja ujetja fazno sklenjene zanke. V spodnjo tabelo vpišite čase do ponovnega ujetja za oba tipa fazno sklenjene zanke pri različnih preklonih frekvence. Prekloni se sklicujejo na frekvence merilnih točk v tabelah 19 in 22.

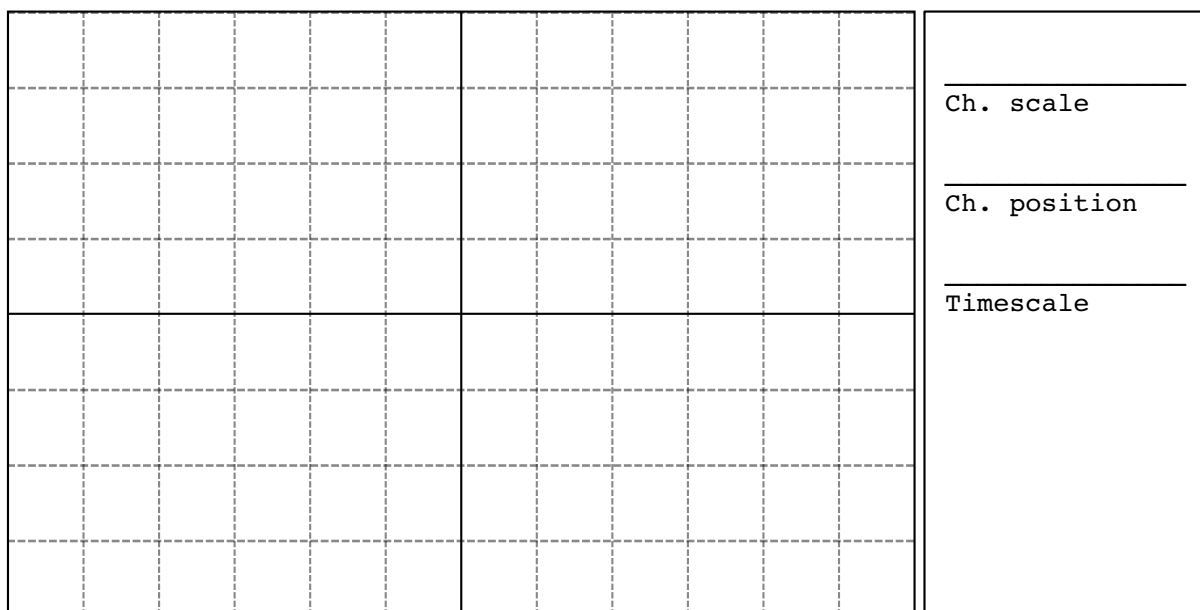
Preklop frekvenc	Čas ujetja zanke 1 [μs]	Čas ujetja zanke 2 [μs]
1 \rightarrow 9		
4 \rightarrow 6		
6 \rightarrow 4		
9 \rightarrow 1		

Tabela 23: Meritev časa do ponovnega ujetja fazno sklenjenih zank

Skicirajte še poteka vrednosti izhoda filtra pri preklopu s točke 1 na točko 9 pri obeh zankah.

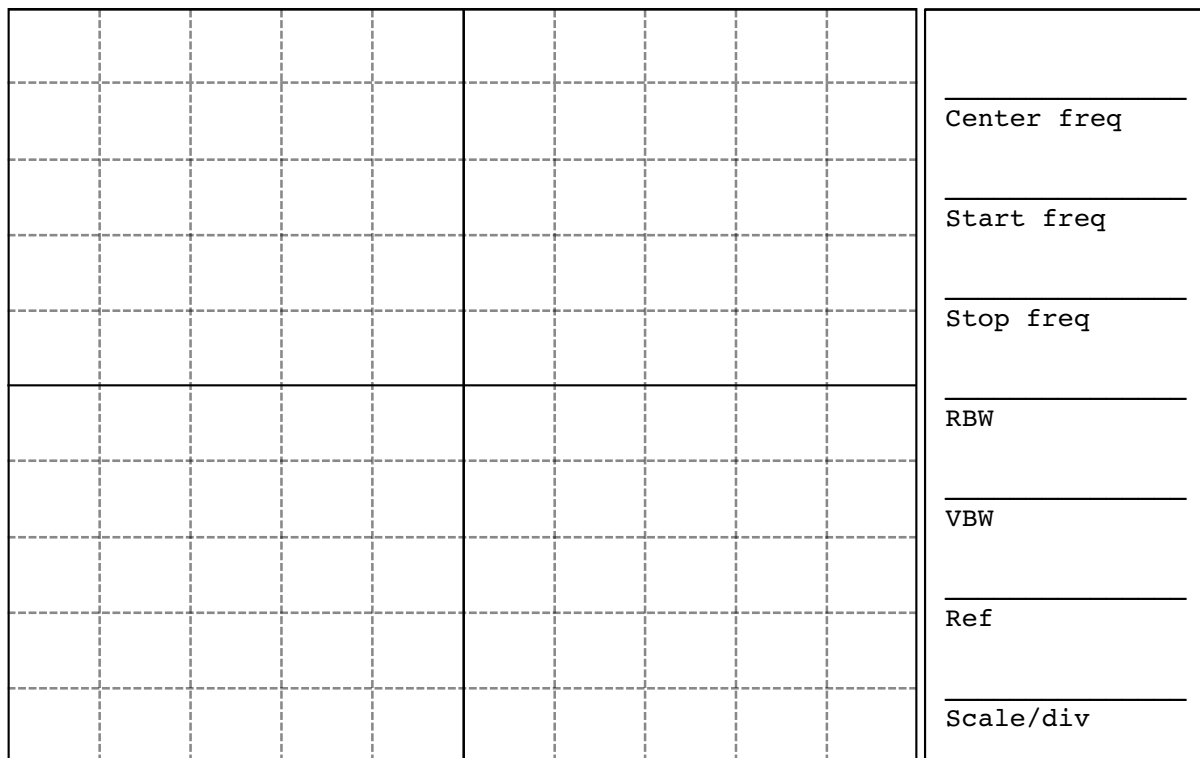


Slika 30: Potek vrednosti izhoda filtra fazno sklenjene zanke z vrati XOR pri preklopu frekvence

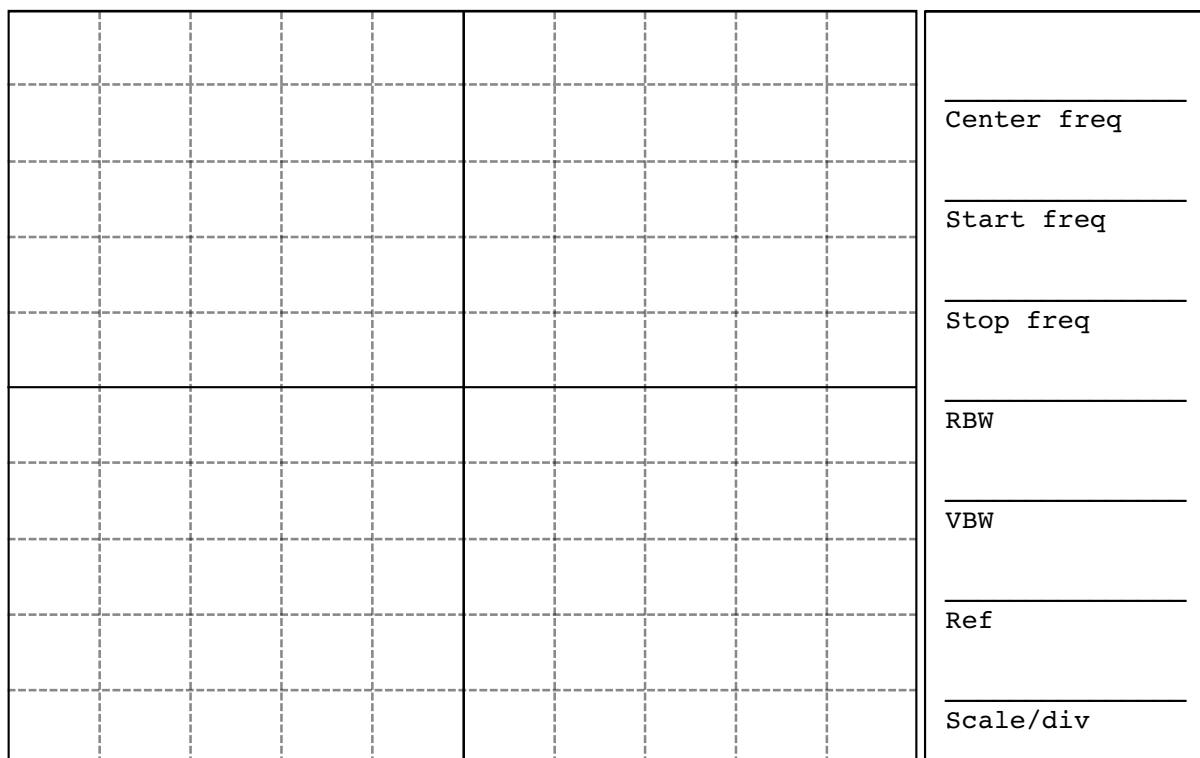


Slika 31: Potek vrednosti izhoda filtra fazno sklenjene zanke s števcem pri preklopu frekvence

Nastavite frekvenco na srednjo vrednost območja ujetja fazno sklenjene zanke. Opazujte izhodni signal obeh zank s spektralnim analizatorjem in spodaj skicirajte potek.



Slika 32: Spektralna slika signala iz fazno sklenjene zanke z vrati XOR



Slika 33: Spektralna slika signala iz fazno sklenjene zanke s števcem

Na funkcijskem generatorju tvorite pravokotni signal. Preverite, ali je območje ujetja zank enako kot pri sinusnem signalu. Spremenite signal tako, da bo delovni cikel enak 25 %. Kako se spremeni območje ujetja fazno sklenjene zanke 1?

Odgovor: _____ [45]

Kako se spremeni območje ujetja fazno sklenjene zanke 2?

Odgovor: _____ [46]

Spremenite delovni cikel signala še na 75 %. Kako se spremeni območje ujetja fazno sklenjene zanke 1?

Odgovor: _____ [47]

Kako se spremeni območje ujetja fazno sklenjene zanke 2?

Odgovor: _____ [48]

Vzemite fazno sklenjeno zanko 1. Preverite, ali se zanka ujame na višje harmonike srednje frekvence območja delovanja in na katere?

Odgovor: _____ [49]

Vzemite fazno sklenjeno zanko 2. Preverite, ali se zanka ujame na višje harmonike srednje frekvence območja delovanja in na katere?

Odgovor: _____ [50]

Izračuni in dodatna vprašanja

1. Pojasnite poteka vrednosti fazne napake za oba obravnavana tipa fazno sklenjene zanke. Pojasnite tudi območje delovanja faznih zank glede na implementacijo numerično krmiljenega oscilatorja v tej nalogi.
2. Glede na implementacijo in rezultate meritev opišite razlike med obema tipoma fazno sklenjenih zank – opišite prednosti in slabosti obeh tipov.
3. Pojasnite obnašanje obeh zank ob preklonih faze vhodnega signala in preklonih frekvence vhodnega signala. Pojasnite obnašanje fazno sklenjene zanke z vrati XOR pri signalih z različnimi delovnimi cikli.

Odgovori:

Odgovori:

Naloga 5: Digitalne modulacijske sheme

Navodilo naloge: Z osciloskopom in spektralnim analizatorjem opazujte signale, ki so modulirani s preprostimi digitalnimi modulacijami in z modulacijama 4-QAM in 16-QAM, ter multipleksirane signale OFDM. Preučite tudi delovanje demodulacije teh signalov.

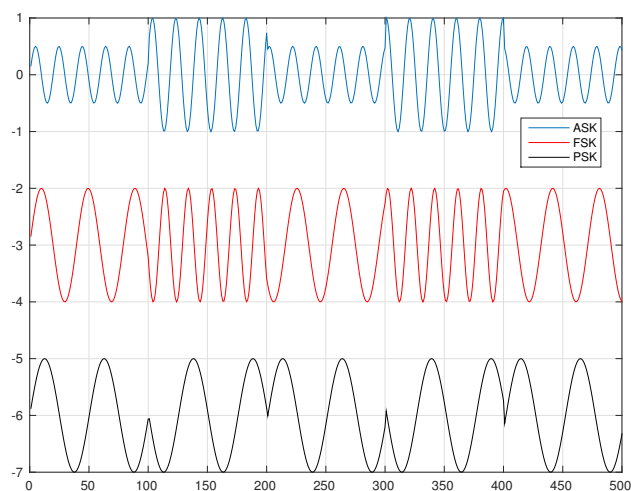
Uvod

Modulacije so postopki spreminjanja ene ali več lastnosti periodičnega signala, ki ga imenujemo nosilec ali nosilni signal. Uporabljamo jih pogosto pri prenosu informacij na daljavo, predvsem brezžičnih komunikacijah.

Lastnosti signala, ki jih tipično spreminjamo, so amplituda, frekvenca in fazni zamik. Signal, ki narekuje potek modulacije, imenujemo modulacijski signal. Ta signal običajno predstavlja neko informacijo, ki jo želimo prenašati. Glede na to, ali je ta signal analogni ali digitalni, ločimo analogne in digitalne modulacijske sheme. V tej nalogi bomo obravnavali le digitalne modulacijske sheme.

Primeri enostavnih digitalnih modulacijskih shem so: modulacija z amplitudnim pomikom (angl. amplitude-shift keying – ASK), kjer glede na vhodni podatek nosilcu spreminjamo amplitudo; modulacija s frekvenčnim pomikom (angl. frequency-shift keying – FSK), kjer spreminjamo frekvenco; in modulacija s faznim pomikom (angl. phase-shift keying – PSK), kjer spreminjamo fazni zamik signala. V teh tipih modulacij spreminjamo le eno izmed lastnosti signala, medtem ko preostali dve ostajata konstantni.

Na sliki 34 so prikazane binarne modulacijske sheme ASK, FSK in PSK, kjer imamo v vsaki modulaciji dve možni vrednosti parametra, ki ga spreminjamo.



Slika 34: Preproste binarne digitalne modulacije

V digitalnih modulacijskih shemah lahko lastnost signala, ki jo spreminjamo, dobi le končno mnogo vrednosti. S tem imamo končni nabor možnih oblik signala, ki jih imenujemo simboli. Modulacija je binarna, če imamo le dve možni vrednosti, npr. binarna PSK ima dva možna fazna zamika: 0° in 180° . To pomeni, da v binarnih modulacijah v danem trenutku, tj. v enem simbolu, prenašamo le en bit informacije. Naslednji bit informacije pa začnemo prenašati, ko preidemo na naslednji simbol (glej prehode med oblikami signalov na sliki). Lahko pa imamo tudi več možnih vrednosti in na tak način prenašamo več bitov informacije hkrati. Primer je modulacija QPSK (Quadrature PSK), kjer imamo 4 možne fazne zamike signala. Rečemo lahko tudi, da simbol vsebuje več bitov informacije.

Ko nas zanima hitrost prenosa podatkov, moramo upoštevati, da je potem bitna hitrost prenosa podatkov za ustrezen faktor večja od simbolne hitrosti (števila zaporednih simbolov v eni sekundi), ki jih lahko vidimo iz poteka signala.

Poznamo tudi kompleksnejše modulacije, kjer prav tako prenašamo več kot en bit informacij. Primer je modulacija QAM, kjer se končni signal tvori kot vsota dveh sinusnih signalov, ki sta zamaknjena za fazni kot 90° :

$$y(t) = I \cdot \cos(2\pi ft) - Q \cdot \sin(2\pi ft),$$

kjer sta I (In-phase component) in Q (Quadrature component) določena na podlagi vhodnih digitalnih podatkov. Obstaja več različic te modulacije. Primer je 16-QAM, kjer v nekem trenutku končni signal nosi 4 bite informacije ($2^4 = 16$). 16 možnih oblik signala oz. simbolov dobimo s kombinacijo 4 možnih vrednosti za I in 4 možnih vednosti za Q . Obstaja še več različic, npr. 64-QAM in 256-QAM. Če pogledamo končno obliko moduliranega signala, vidimo, da se spreminjata njegova amplituda in faza.

V tej vaji si bomo pogledali signale, modulirane s preprostimi modulacijami, z modulacijo QAM, nato pa še postopek frekvenčnega multipleksiranja z ortogonalnimi podnosilci (angl. orthogonal frequency-division multiplexing – OFDM), kjer je na vseh podnosilcih ponovno uporabljena neka modulacija, npr. QAM.

Tukaj se vhodni podatki razdelijo na več vzporednih podatkovnih tokov, od katerih vsak modulira enega izmed podnosilcev. V danem trenutku nosi vsak podnosilec določeno število bitov informacije glede na uporabljeno modulacijo. Posledično moramo upoštevati, da je skupna hitrost prenosa podatkov enaka hitrosti prenosa podatkov na enem podnosilcu, pomnožena s številom podnosilcev. V praktičnih sistemih sicer ni tako, saj se neko število podnosilcev uporabi za posebne namene in podatkovna hitrost je posledično nekoliko manjša.

V drugem delu naloge bomo pogledali tudi možnosti demodulacije signalov. To je postopek, s katerim iz prejetega moduliranega signala na sprejemni strani ponovno izluščimo prvotno informacijo, s katero je bil signal moduliran, in s tem dosežemo prepoznavo informacije.

Priprava vezja

Slika strojne opreme za to nalogo bo že pripravljena, v tabeli 24 pa so pojasnjeni pomeni stikal pri uporabi vezja. Nastavljene vrednosti se prikažejo tudi na prikazovalniku. Na priključku JA uporabimo modul DAC in opazujemo signale, ki jih tvorimo v vezju. Na priključek JD priklopimo modul ADC in nanj pripeljemo zunanji moduliran signal. Vmesne in končni signal pri demodulaciji pa opazujemo na priključku JB z modulom DAC.

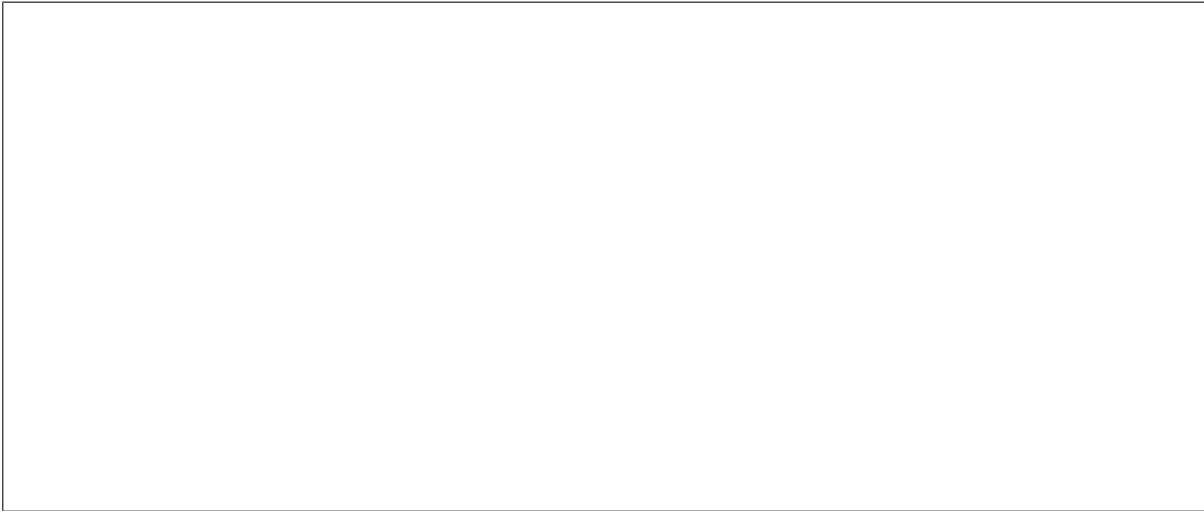
Tabela 24: Pomen stikal v vezju za modulacije in demodulacije

Stikala	Pomen	Pojasnilo
15-13	Vmesni ali končni signal v postopku demodulacije na priključku JB	0 → Vhodni signal v demodulacijo 1 → Vmesni signal 1 2 → Vmesni signal 2 3 → Vmesni signal 3 4 → Vmesni signal 4 5 → Vmesni signal 5 6 → Vmesni signal 6 7 → Končni demoduliran signal
2-0	Osnovni izhodni signal na priključku JA	0 → Signal brez modulacije 1 → Modulacija ASK 2 → Modulacija FSK 3 → Modulacija PSK 4 → Modulacija 4-QAM 5 → Modulacija 16-QAM 6 → Signal OFDM brez modulacije 7 → Signal OFDM z modulacijo

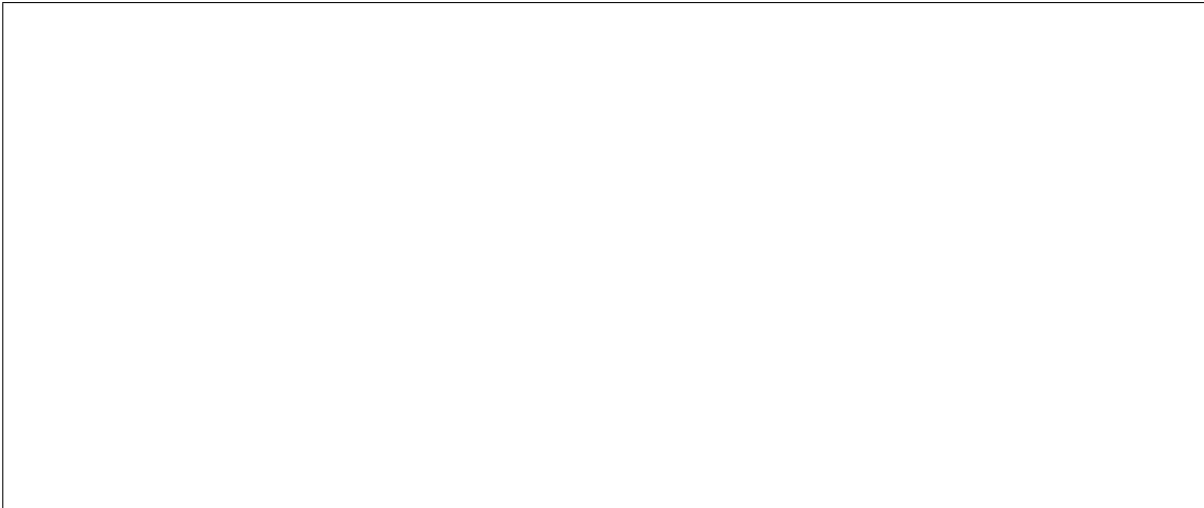
Beležke:

Meritve in rezultati

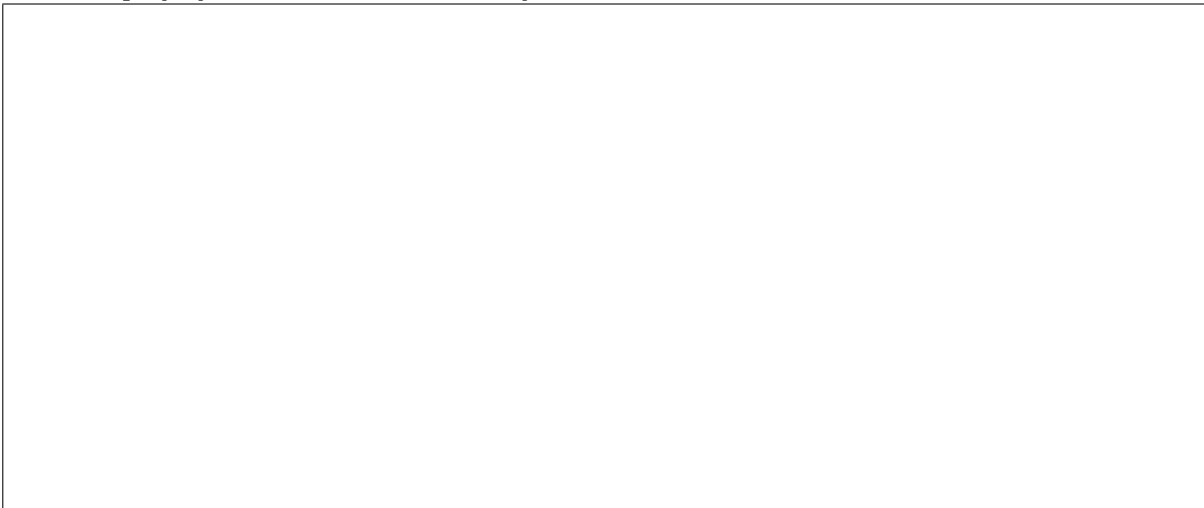
Izberite modulacijo ASK in priključite signal na osciloskop. Opišite lastnosti signala, ki jih lahko razpoznate – frekvenca nosilca, velikost amplitude, simbolna hitrost in bitna hitrost. Vključite še način FFT in poskušajte prepoznati pasovno širino signala.



Ponovite prejšnjo meritev še za modulacijo FSK.



Ponovite prejšnjo meritev še za modulacijo PSK.

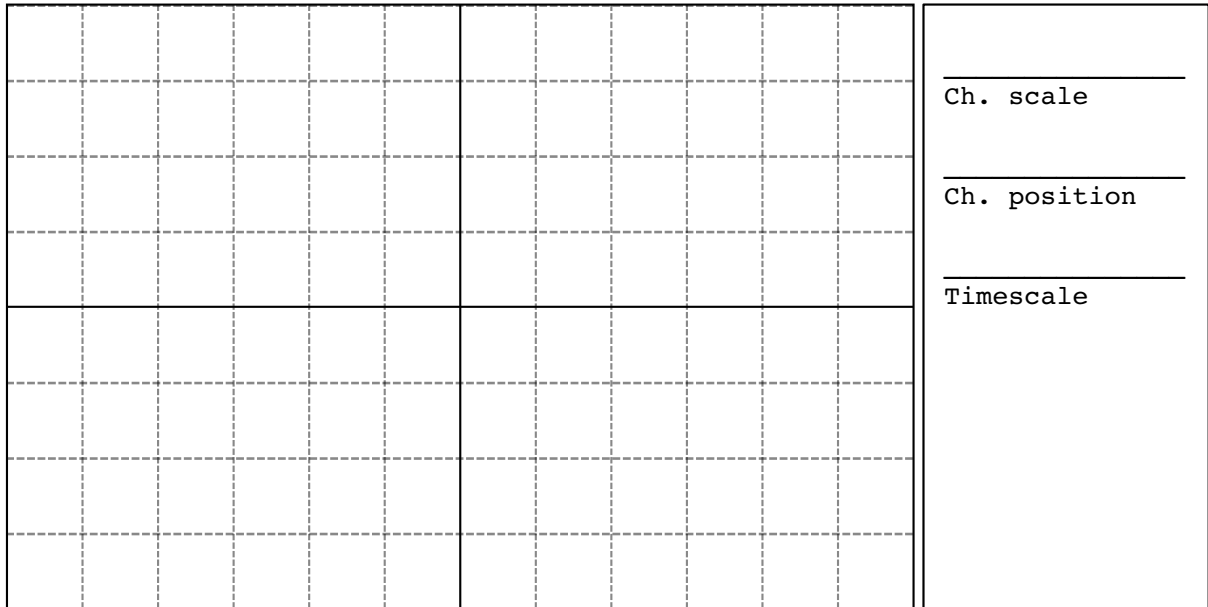


S pripravljenim vezjem tvorite signale v modulacijah 4-QAM in 16-QAM ter oboje opazujte na osciloskopu in spektralnem analizatorju. Skicirajte signal 4-QAM v časovnem in 16-QAM v frekvenčnem prostoru.

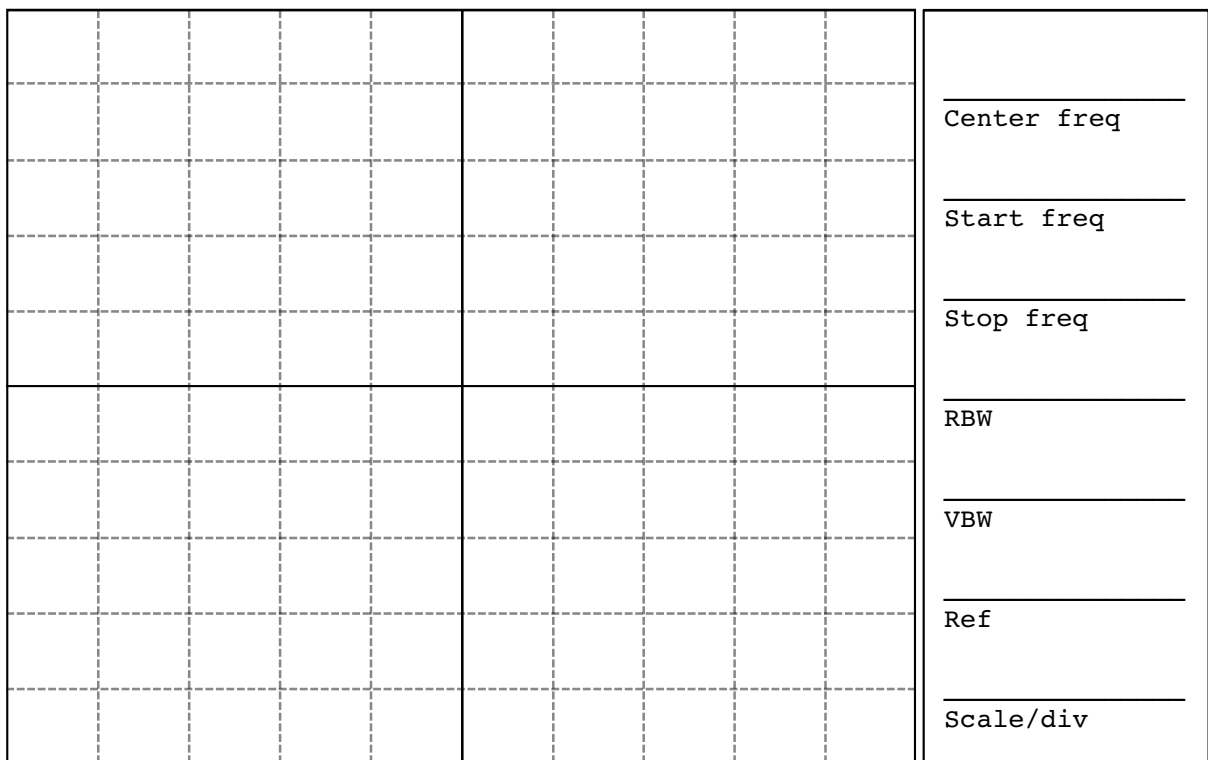
Koliko sta frekvenca nosilca in hitrost simbolov?

Odgovor: _____

[51]



Slika 35: Časovna slika signala 4-QAM



Slika 36: Spektralna slika signala 16-QAM

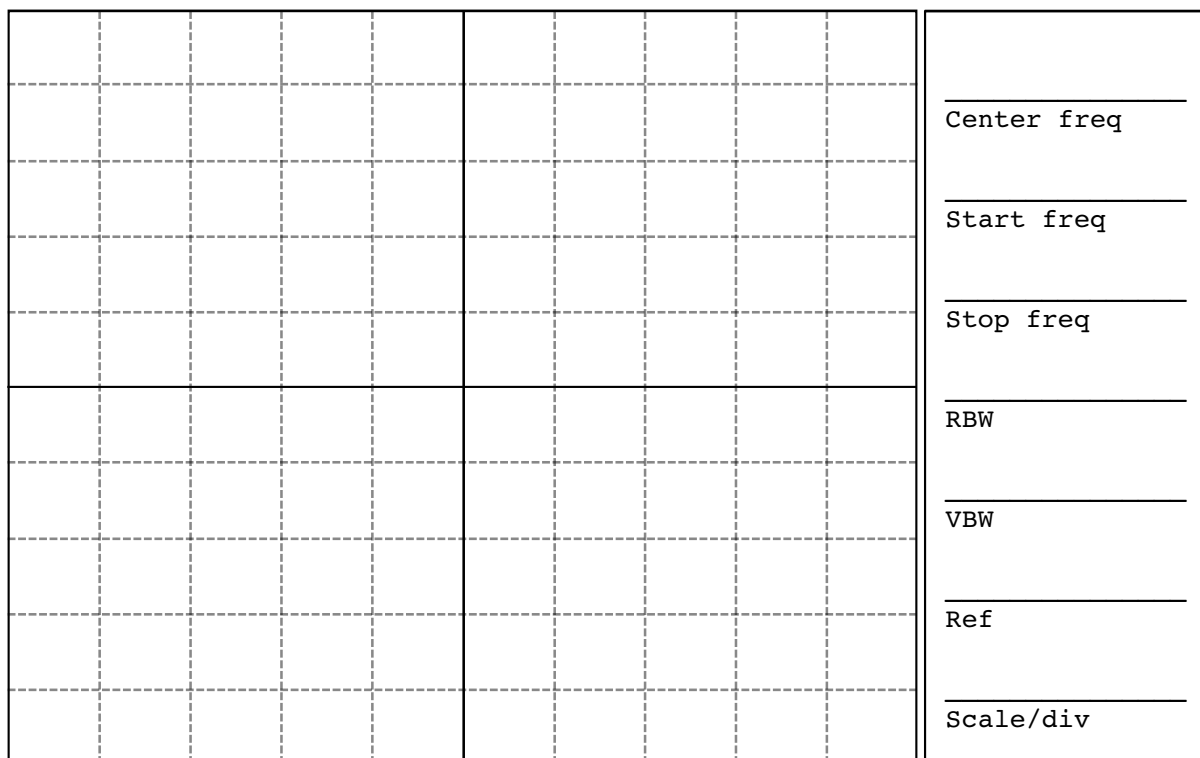
S pripravljenim vezjem tvorite signale v modulaciji 4-QAM in z multipleksiranjem OFDM ter jih opazujte z osciloskopom in s spektralnim analizatorjem. Koliko različnih podnosilcev vsebuje signal?

Odgovor: _____ [52]

Kako so podnosilci frekvenčno razporejeni?

Odgovor: _____ [53]

Skicirajte sliko signala v frekvenčnem prostoru, ki jo vidite na spektralnem analizatorju.



Slika 37: Spektralna slika signala OFDM

Vklopite vezje za demodulacijo in pripeljite primeren signal na vhod vezja. Katera modulacijska shema je bila uporabljena?

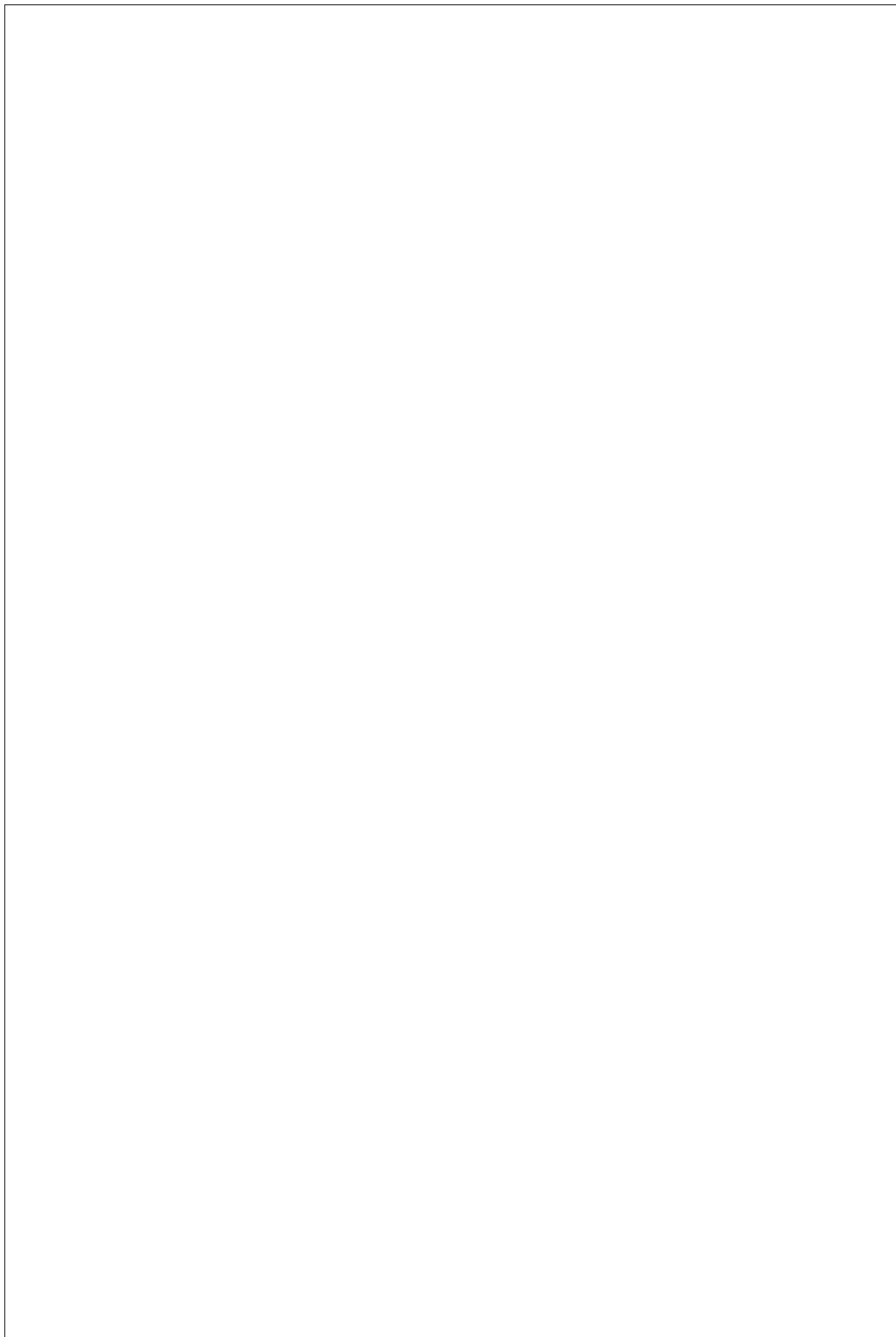
Odgovor: _____ [54]

Kateri dodatni mehanizmi so prisotni v signalu?

Odgovor: _____ [55]

Opišite postopek demodulacije signala, ki smo jo uporabili v tej vaji, in dodajte splošno skico sistema za demodulacijo. Pri tem na skici označite zanimive točke, kjer lahko opazujemo vmesne signale v postopku demodulacije.

Skicirajte in opišite vmesne signale v postopku demodulacije.



Izračuni in dodatna vprašanja

1. Opišite, kako ste lahko na podlagi izmerjenega signala prepoznali frekvenco nosilca in hitrost simbolov v modulaciji QAM ter število podnosilcev v OFDM.
2. Imamo sistem, ki oddaja simbole s trajanjem $750 \mu\text{s}$ in pavzo med simboli $250 \mu\text{s}$ ter uporablja modulacijo 16-QAM in multipleksiranje OFDM z 256 podnosilci. Pri tem je 1/16 vseh podnosilcev uporabljena za namen pilotnih tonov (ne vsebujejo informacij). Izračunajte hitrost prenosa koristnih podatkov v bitih na sekundo (pokažite celoten postopek izračuna).
3. Matematično pokažite oz. razložite, zakaj sta si modulaciji QPSK in 4-QAM ekvivalentni. Zapišite tudi primer ekvivalence, kjer za vsak možni simbol navedete fazni zamik za QPSK in vrednosti I in Q za 4-QAM, da dobimo enak izhodni signal. Lahko si pomagate s poljubno literaturo.

Odgovori:

Odgovori:

Literatura

- [1] Marcel J. M. Pelgrom, *Analog-to-Digital Conversion*. Springer-Verlag New York, 2013.
- [2] B. A. Shenoi: Introduction to Digital Signal Processing and Filter Design, Wiley-Interscience, Hoboken, 2006.
- [3] Yuriy K. Rybin, Digital Signal Generators. In: Measuring Signal Generators. Signals and Communication Technology. Springer, Cham, 2014.
- [4] Donald R. Stephens, All Digital Phase-Locked Loops. In: Phase-Locked Loops for Wireless Communications. Springer, Boston, MA, 1998.
- [5] Sašo Tomažič, *Digitalne komunikacije: prenos digitalnih signalov*. Založa FE, Ljubljana, 2017.
- [6] Pong P. Chu, *FPGA Prototyping by Verilog Examples: Xilinx Spartan-3 Version*. Wiley-Interscience, 2008.

Ocena

Dosežene točke pri nalogah:

Naloga 1: _____ / (20)

Naloga 2: _____ / (20)

Naloga 3: _____ / (20)

Naloga 4: _____ / (20)

Naloga 5: _____ / (20)

Študent: Ime in priimek: _____

Vpisna številka: _____

Študijsko leto: _____

Ocenjevalec: Datum: _____

Končna ocena (%): _____

Podpis: _____

ELEKTRONSKI SESTAVI: LABORATORIJSKE VAJE

GREGOR DONAJ IN IZTOK KRAMBERGER

Univerza v Mariboru, Fakulteta za elektrotehniko, računalništvo in informatiko,
Maribor, Slovenija. E-pošta: gregor.donaj@um.si in iztok.kramberger@um.si

Povzetek Gradivo vsebuje navodila za laboratorijske vaje pri predmetu Elektronski sestavi za študente druge stopnje magistrskega študijskega programa Elektrotehnika, smer elektronika, in druge stopnje magistrskega študijskega programa Telekomunikacije. V navodilih je 5 laboratorijskih vaj, ki obravnavajo podatkovne pretvornike ter obdelavo, tvorjenje in prepoznavanja digitalnih signalov. Vaje obsegajo podatkovne pretvornike, digitalne filtre, neposredno digitalno sintezo, digitalno fazno sklenjeno zanko in digitalne modulacijske sheme.

Ključne besede:
elektronika,
telekomunikacije,
laboratorijske
vaje, podatkovni
pretvorniki,
digitalni filtri,
neposredna
digitalna sinteza,
fazno sklenjena
zanka, modulacije

